



PATENT
ATTORNEY DOCKET NO. 053785-5154

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
)
Woong-Kwon KIM, et al.)
)
Application No.: 10/728,854) Group Art Unit: Not Assigned
)
Filed: December 8, 2003) Examiner: Not Assigned

For: ARRAY SUBSTRATE FOR LIQUID CRYSTAL DISPLAY DEVICE AND METHOD OF
FABRICATING THE SAME

Commissioner for Patents
Arlington, VA 22202

Sir:

SUBMISSION OF PRIORITY DOCUMENT

Under the provisions of 35 U.S.C. § 119, Applicants hereby claim the benefit of the filing
date of Korean Application No. 2002-0078009, filed December 9, 2002 for the above-identified
United States Patent Application.

In support of Applicants' claim for priority, filed herewith is one certified copy of the
above.

Respectfully submitted,

MORGAN, LEWIS & BOCKIUS LLP

By:

Robert J. Goodell, Reg. No. 41,040

Dated: February 4, 2004

MORGAN, LEWIS & BOCKIUS LLP
1111 Pennsylvania Avenue, NW
Washington, D.C. 20004
202-739-3000



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0078009
Application Number

출원 년 월 일 : 2002년 12월 09일
Date of Application DEC 09, 2002

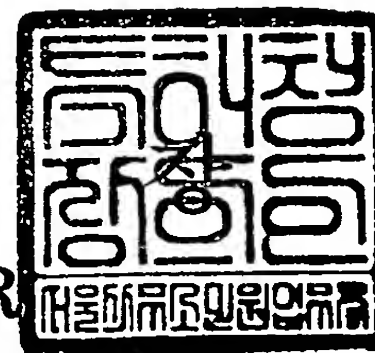
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 11 월 26 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	서지사항 보정서
【수신처】	특허청장
【제출일자】	2003.11.11
【제출인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【사건과의 관계】	출원인
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【사건의 표시】	
【출원번호】	10-2002-0078009
【출원일자】	2002.12.09
【발명의 명칭】	액정표시장치용 어레이기판과 그 제조방법
【제출원인】	
【접수번호】	1-1-2002-0408609-14
【접수일자】	2002.12.09
【보정할 서류】	특허출원서
【보정할 사항】	
【보정대상항목】	발명자
【보정방법】	정정
【보정내용】	
【발명자】	
【성명의 국문표기】	김웅권
【성명의 영문표기】	KIM,WOONG KWON
【주민등록번호】	700217-1480917
【우편번호】	435-040
【주소】	경기도 군포시 산본동 1145 세종아파트 640-1204
【국적】	KR

【발명자】**【성명의 국문표기】**

장윤경

【성명의 영문표기】

CHANG, YOUN GYOUNG

【주민등록번호】

720809-2042017

【우편번호】

435-040

【주소】

경기도 의왕시 오전동 LG 진달래 아파트 103동 807호

【국적】

KR

【발명자】**【성명의 국문표기】**

박승렬

【성명의 영문표기】

PARK, SEUNG RYULL

【주민등록번호】

741030-1148114

【우편번호】

406-120

【주소】

인천광역시 연수구 청학동 469-3 25/2

【국적】

KR

【취지】

특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에 의하여 위와 같 이 제출합니다. 대리인 정원기 (인)

【수수료】**【보정료】**

0 원

【기타 수수료】

원

【합계】

0 원

【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0009
【제출일자】	2002.12.09
【발명의 명칭】	액정표시장치용 어레이기판과 그 제조방법
【발명의 영문명칭】	Array substrate for LCD and method for fabricating of the same
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	김웅권
【성명의 영문표기】	KIM,WOONG KWON
【주민등록번호】	700217-1480917
【우편번호】	435-040
【주소】	경기도 군포시 산본동 1145 세종아파트 640-1204
【국적】	KR
【발명자】	
【성명의 국문표기】	장윤경
【성명의 영문표기】	CHANG,YOUN GYOUNG
【주민등록번호】	720809-2042017
【우편번호】	435-040
【주소】	경기도 의왕시 오전동 LG 진달래 아파트 103동 807호
【국적】	KR
【발명자】	
【성명의 국문표기】	박승렬
【성명의 영문표기】	PARK,SEUNG RYUL
【주민등록번호】	741030-1148114

【우편번호】 406-120

【주소】 인천광역시 연수구 청학동 469-3 25/2

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인
정원기 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	38 면	38,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】	67,000 원	

【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 액정표시장치에 관한 것으로, 어레이기판에 컬러필터가 구성된 COT구조의 액정표시장치에 관한 것이다.

본 발명에 따른 액정표시장치는 박막트랜지스터 어레이의 상부에 컬러필터를 구성하는 구조에 있어서, 박막트랜지스터와 게이트 배선 및 데이터 배선의 상부에 불투명한 유기수지로 블랙매트릭스를 형성하고, 화소에는 컬러필터를 중심으로 상부와 하부에 각각 제 1 및 제 2 투명전극을 형성한다.

이때, 상기 게이트 배선 및 데이터 배선의 끝단에 형성하는 게이트 패드 또는 데이터 패드가 상기 컬러필터를 패터닝하는 약액에 의해 노출되지 않도록 하기 위해, 박막트랜지스터 어레이 및 컬러필터 공정을 모두 완료한 후, 마지막 공정에서 상기 게이트 패드 및 데이터 패드를 노출하는 제 1 방법을 제안한다. 그리고, 상기 게이트 패드 전극의 상부에 별도의 컬러필터 패터를 형성함으로써, 상기 컬러필터를 패터닝하는 약액에 의해 상기 게이트 패드 및 데이터 패드가 노출되는 것을 방지하는 제 2 방법을 제안한다.

전술한 바와 같은 본 발명에 따른 액정표시장치용 어레이기판은 컬러필터를 박막트랜지스터 어레이부의 상부에 형성하는 구성에 있어서, 상기 컬러필터를 패터닝하는 약액에 의해 상기 게이트 패드 및 데이터 패드가 데미지를 입지 않기 때문에 신호불량이 발생하지 않는 장점이 있다.

【대표도】

도 3

【명세서】

【발명의 명칭】

액정표시장치용 어레이기판과 그 제조방법{Array substrate for LCD and method for fabricating of the same}

【도면의 간단한 설명】

도 1은 일반적인 액정표시장치의 구성을 개략적으로 도시한 도면이고,

도 2는 도 1의 II-II'를 절단하여, 도시한 액정표시장치의 단면도이고,

도 3은 본 발명의 제 1 실시예에 따른 COT구조 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이고,

도 4a 내지 도 4g와 도 5a 내지 도 5h와 도 6a 내지 도 6h는 도 3의 IV-IV'와 V-V'와 VI-VI'을 따라 절단하여, 본 발명의 제 1 실시예에 따른 공정 순서에 따라 도시한 공정 단면도이고,

도 7은 본 발명의 제 2 실시예에 따른 COT구조 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이고,

도 8a 내지 도 8g와 도 9a 내지 도 9g와 도 10a 내지 도 10g는 도 7의 VIII-VIII', IX-IX', X-X'를 따라 절단하여, 본 발명의 제 2 실시예에 따른 공정 순서에 따라 도시한 공정 단면도이고,

도 11a와 도 11b는 제 2 실시예의 변형예를 도시한 단면도이고,

도 12a와 도 12b는 제 2 실시예에 따른 패드부의 변형예를 도시한 평면도와 단면도이다.

<도면의 주요부분에 대한 간단한 설명>

100 : 기판	102 : 게이트 배선
104 : 게이트 전극	106 : 데이터 패드
114 : 소스 전극	116 : 드레인 전극
118 : 데이터 배선	120 : 데이터 패드
122 : 섬형상의 금속층	128 : 블랙매트릭스
134a,b,c : 컬러필터	138,140 : 화소전극
142 : 게이트 패드 콘택홀	144 : 데이터 패드 콘택홀

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<17> 본 발명은 액정표시장치에 관한 것으로, 박막트랜지스터 어레이부의 상부에 컬러필터를 구성하는 COT(color filter on TFT)구조 액정표시장치와 그 제조방법에 관한 것이다.

<18> 일반적으로, 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가되면 액정의 배열이 달라지고 달라진 액정의 배열 방향에 따라 빛이 투과되는 특성 또한 달라진다.

<19> 일반적으로, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전

극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

<20> 도 1은 일반적인 액정표시장치를 개략적으로 나타낸 도면이다.

<21> 도시한 바와 같이, 일반적인 컬러 액정표시장치(11)는 서브 컬러필터(8)와 각 서브 컬러필터(8)사이에 구성된 블랙 매트릭스(6)를 포함하는 컬러필터(7)와 상기 컬러필터(7)의 상부에 증착된 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)이 정의되고 화소영역에는 화소전극(17)과 스위칭소자(T)가 구성되며, 화소영역(P)의 주변으로 어레이배선이 형성된 하부기판(22)과, 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어 있다.

<22> 상기 하부기판(22)은 어레이기판(array substrate)이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(TFT)를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.

<23> 이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 전술한 바와 같이 투명한 화소전극(17)이 형성된다.

<24> 상기 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.

<25> 상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성되며, 스토리지 캐패시터(C)의 제 1 전극으로 게이트 배선(13)의 일부를 사용하고, 제 2 전극으로 소스 및 드레인 전극과 동일층 동일물질로 형성된 아일랜드 형상의 소스/드레인 금속층(30)을 사용한다.

- <26> 이때, 상기 소스/드레인 금속층(30)은 화소전극(17)과 접촉되어 화소전극의 신호를 받도록 구성된다.
- <27> 전술한 바와 같이 상부 컬러필터 기판(5)과 하부 어레이기판(22)을 합착하여 액정패널을 제작하는 경우에는, 컬러필터 기판(5)과 어레이기판(22)의 합착 오차에 의한 빛샘 불량 등이 발생할 확률이 매우 높다.
- <28> 이하, 도 2를 참조하여 설명한다.
- <29> 도 2는 도 1의 II-II'를 따라 절단한 단면도이다.
- <30> 앞서 설명한 바와 같이, 어레이기판인 제 1 기판(22)과 컬러필터 기판인 제 2 기판(5)이 이격되어 구성되고, 제 1 및 제 2 기판(22,5)의 사이에는 액정층(14)이 위치한다.
- <31> 어레이기판(22)의 상부에는 게이트 전극(32)과 액티브층(34)과 소스 전극(36)과 드레인 전극(38)을 포함하는 박막트랜지스터(T)와, 상기 박막트랜지스터(T)의 상부에는 이를 보호하는 보호막(40)이 구성된다.
- <32> 화소영역(P)에는 상기 박막트랜지스터(T)의 드레인 전극(38)과 접촉하는 투명 화소전극(17)이 구성되고, 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성된다.
- <33> 상기 상부 기판(5)에는 상기 게이트 배선(13)과 데이터 배선(15)과 박막트랜지스터(T)에 대응하여 블랙매트릭스(6)가 구성되고, 하부 기판(22)의 화소영역(P)에 대응하여 서브 컬러필터(7a,7b,7c)가 구성된다.

- <34> 이때, 일반적인 어레이기판의 구성은 수직 크로스토크(cross talk)를 방지하기 위해 데이터 배선(15)과 화소 전극(17)을 일정 간격(A) 이격 하여 구성하게 되고, 게이트 배선(13)과 화소 전극 또한 일정간격(B) 이격 하여 구성하게 된다.
- <35> 데이터 배선(15) 및 게이트 배선(13)과 화소 전극(17) 사이의 이격된 공간(A,B)은 빛샘 현상이 발생하는 영역이기 때문에, 상부 컬러필터기판(5)에 구성한 블랙 매트릭스(black matrix)(6)가 이 부분을 가려주는 역할을 하게 된다.
- <36> 또한, 상기 박막트랜지스터(T)의 상부에 구성된 블랙매트릭스(6)는 외부에서 조사된 빛이 보호막(40)을 지나 액티브층(34)에 영향을 주지 않도록 하기 위해 빛을 차단하는 역할을 하게 된다..
- <37> 그런데, 상기 상부 기판(5)과 하부 기판(22)을 합착하는 공정 중 합착 오차(misalign)가 발생하는 경우가 있는데, 이를 감안하여 상기 블랙매트릭스(6)를 설계할 때 일정한 값의 마진(margin)을 두고 설계하기 때문에 그 만큼 개구율이 저하된다.
- <38> 또한, 마진을 넘어서는 합착오차가 발생할 경우, 빛샘 영역(A,B)이 블랙매트릭스(6)에 모두 가려지지 않는 빛샘 불량이 발생하는 경우가 종종 있다.
- <39> 이러한 경우에는 상기 빛샘이 외부로 나타나기 때문에 화질을 저하하는 문제가 있다.

【발명이 이루고자 하는 기술적 과제】

- <40> 본 발명은 전술한 바와 같은 문제를 해결하기 위해 제안된 것으로, 본 발명을 요약하면 컬러필터를 하부기판에 구성하고 컬러필터 사이 영역 즉, 박막트랜지스터와 게이트 배선 및 데이터배선의 상부에 블랙매트릭스를 구성한다.

- <41> 상기 화소영역에는 제 1 화소전극과 컬러필터와 제 2 화소전극 순으로 구성하되, 상기 제 1 화소전극은 드레인 전극과 직접 접촉하는 구성이고, 상기 제 2 화소 전극은 상기 제 1 화소 전극과 접촉하도록 구성한다.
- <42> 이때, 상기 게이트 배선과 데이터 배선의 일 끝단에 각각 구성되는 게이트 패드와 데이터 패드가 상기 컬러필터를 패터닝하는 약액에 노출되지 않도록 하기 위해, 박막트랜지스터 어레이부와 컬러필터를 형성하는 공정을 완료한 후, 마지막 공정에서 상기 게이트 패드 및 데이터 패드를 노출하는 제 1 방법을 제안한다.
- <43> 그리고, 상기 게이트 패드와 데이터 패드의 상부에 별도의 컬러필터 패터를 형성함으로써, 상기 컬러필터를 패터닝하는 약액에 상기 게이트 패드와 데이터 패드가 노출되는 것을 방지하는 제 2 방법을 제안한다.
- <44> 전술한 바와 같은 구성은 상기 컬러필터와 블랙매트릭스를 하부기판에 직접 구성하기 때문에 블랙매트릭스를 설계할 때 고려되었던 합착마진을 고려하지 않아도 되므로 개구율이 개선되는 장점이 있고, 상기 게이트 패드가 단선되는 불량을 방지할 수 있으므로 신호 불량을 방지할 수 있는 장점이 있다.

【발명의 구성 및 작용】

- <45> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판은 기판 상에 위치하고, 일 끝단에 게이트 패드를 포함하는 게이트 배선과; 상기 게이트 패드 및 게이트 배선의 상부에 위치하고, 상기 게이트 패드를 노출하는 제 1 절연막과; 상기 게이트 배선과 상기 제 1 절연막을 사이에 두고 수직하게 교차하여, 화소영역을 정의하고 일 끝단에 데이터 패드를 포함하는 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 위치하고, 게이트

전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터와; 상기 드레인 전극의 일부를 제외한 박막트랜지스터의 상부와, 게이트 배선과 데이터 배선의 상부에 위치하는 블랙매트릭스와; 상기 블랙매트릭스가 형성된 기판의 전면에 위치하고, 상기 게이트 패드와 데이터 패드를 노출하는 제 2 절연막과; 상기 드레인 전극과 접촉하면서 화소영역마다 독립적으로 패터닝된 제 1 화소전극과; 상기 제 1 화소전극의 상부에 위치하는 컬러필터와; 상기 컬러필터 상부에 위치하고 동시에, 제 1 화소전극과 접촉하면서 상기 화소영역마다 독립적으로 패터닝된 제 2 화소전극을 포함한다.

<46> 상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연막이 더욱 구성되고, 상기 반도체층은 비정질 실리콘인 액티브층과, 불순물이 포함된 비정질 실리콘이고 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층으로 구성된다.

<47> 상기 게이트 배선의 상부에 제 1 및 제 2 화소전극과 접촉하는 섬형상의 금속층을 더욱 구성하여 이를 제 1 전극으로 하고, 그 하부의 게이트 배선을 제 2 전극으로 하는 보조 용량부를 더욱 구성된다.

<48> 본 발명의 다른 특징에 따른 액정표시장치용 어레이기판은 기판 상에 일 끝단에 게이트 패드를 포함하는 게이트 배선을 형성하는 단계와; 상기 게이트 배선과 게이트 패드가 형성된 기판의 전면에 제 1 절연막을 형성하는 단계와; 상기 게이트 배선과 수직하게 교차하면서 일 끝단에 데이터 패드를 포함하는 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에, 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와;

<49> 상기 드레인 전극의 일부를 제외한 박막트랜지스터 상부와, 게이트 배선과 데이터 배선의 상부에 블랙매트릭스를 형성하는 단계와; 상기 블랙매트릭스가 형성된 기판의 전면에 제 2

절연막을 형성하는 단계와; 상기 제 2 절연막과 그 하부의 제 1 절연막을 식각하여, 상기 드레인 전극의 일측과 화소영역을 노출하는 단계와;

<50> 상기 제 2 절연막이 형성된 기판의 전면에서 제 1 투명 전극층을 형성하는 단계와; 상기 화소영역에 대응하는 제 1 투명전극층의 상부에 컬러필터를 형성하는 단계와; 상기 컬러필터가 형성된 기판의 전면에서 제 2 투명 전극층을 형성하는 단계와; 상기 제 1 및 제 2 투명 전극층을 동시에 패터닝하여, 상기 드레인 전극과 접촉하면서 화소영역마다 독립적으로 패터닝된 이중층의 화소전극을 형성하는 단계와; 상기 제 2 절연막과 제 1 절연막을 식각하여, 상기 게이트 패드와 데이터 패드를 노출하는 단계를 포함한다.

<51> 상기 액티브층은 순수 비정질 실리콘으로 형성되고, 상기 오믹 콘택층은 불순물이 포함된 비정질 실리콘층으로 형성된다.

<52> 상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연층을 형성하는 단계를 더욱 포함한다.

<53> 본 발명의 다른 특징에 따른 액정표시장치용 어레이기판은 일 끝단에 게이트 패드를 포함하는 게이트 배선과, 이와는 수직하게 교차하여 화소영역을 정의하고 일 끝단에 데이터 패드를 포함하는 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 위치하고, 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터와; 상기 드레인 전극의 일부를 제외한 박막트랜지스터의 상부와, 게이트 배선 및 데이터 배선의 상부에 구성된 블랙매트릭스와; 상기 노출된 드레인 전극과 접촉하고 화소영역마다 독립적으로 패터닝된 제 1 화소전극과, 상기 게이트 패드와 접촉하는 제 1 게이트 패드 단자와, 상기 데이터 패드와 접촉하는 제 1 데이터 패드 단자와; 상기 제 1 화소전극의 상부에 구성된 컬러필터와, 상기 제 1 게이트 패드 단자와 제 2 데이터 패드 단자의 상부에 각각 구성된 컬러필터 패턴과; 상기 컬러필

터를 사이에 두고 상기 제 1 화소전극과 접촉하는 제 2 화소전극과, 상기 컬러필터 패턴을 사이에 두고 제 1 게이트 패드 단자와 접촉하는 제 2 게이트 패드 단자와, 상기 컬러필터 패턴을 사이에 두고 제 1 데이터 패드 단자와 접촉하는 제 2 데이터 패드 단자를 포함한다.

<54> 상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연막이 더욱 구성된다.

<55> 본 발명의 다른 특징에 따른 액정표시장치용 어레이기판 제조방법은 기판 상에 일 끝단에 게이트 패드를 포함하는 게이트 배선을 형성하는 단계와; 상기 게이트 배선과 제 1 절연막을 사이에 두고 수직하게 교차하여 화소영역을 정의하고 일 끝단에 데이터 패드를 포함하는 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 게이트 전극과 반도체층과 소스전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와; 상기 드레인 전극의 일부를 제외한 박막트랜지스터의 상부와, 게이트 배선의 상부에 데이터 배선의 상부에 블랙매트릭스를 형성하는 단계와; 상기 블랙매트릭스가 형성된 기판의 전면에서 제 2 절연막을 형성한 후, 제 2 절연막과 그 하부의 제 1 절연막을 식각하여, 상기 게이트 패드와 데이터 패드와 드레인 전극의 일부를 노출하고, 상기 화소영역에 대응하는 기판을 노출하는 단계와; 상기 제 1 및 제 2 절연막이 식각된 기판의 전면에서 제 1 투명 전극층을 형성하는 단계와; 상기 화소영역에 대응하는 제 1 투명 전극층의 상부에 컬러필터를, 상기 노출된 게이트 패드와 노출된 데이터 패드에 대응하는 상기 제 1 투명 전극층의 상부에 각각 컬러필터 패턴을 형성하는 단계와; 상기 컬러필터와 컬러필터 패턴이 형성된 기판의 전면에서 제 2 투명 전극층을 형성하는 단계와; 상기 제 1 및 제 2 투명 전극층을 동시에 패터닝하여, 상기 화소영역에 대응하여 상기 드레인 전극과 접촉하면서 상기 컬러필터를 사이에 두고 접촉된 이중층의 화소전극과, 상기 게이트 패드와 접촉하면서 상기 컬러필터 패턴을 사이에 두고 접촉한 이중층의 게이트 패드 단자

와, 상기 데이터 패드와 접촉하면서 상기 컬러필터 패턴을 사이에 두고 접촉한 이중층의 데이터 패드 단자를 형성하는 단계를 포함한다.

<56> 상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연막을 형성하는 단계를 더욱 포함하고, 상기 게이트 패드와 데이터 패드에 대응하여 형성된 컬러필터 패턴은 상기 적색과 녹색과 청색의 컬러필터 중 제일 먼저 패턴되는 색의 컬러 수지로 형성된다.

<57> 이하 첨부한 도면을 참조하여, 본 발명에 따른 바람직한 실시예들을 설명한다.

<58> -- 제 1 실시예 --

<59> 도 3은 본 발명에 따른 액정표시장치용 어레이기판의 구성을 개략적으로 도시한 도면이다.

<60> 도시한 바와 같이, 기판(100)상에 일 방향으로 연장되고 일 끝단에 게이트 패드(106)를 포함하는 게이트 배선(102)을 서로 평행하게 구성하고, 상기 게이트 배선(102)과 수직하게 교차하여 다수의 화소영역(P)을 정의하고 일 끝단에 데이터패드(120)를 포함하는 데이터 배선(118)을 형성한다.

<61> 상기 게이트 배선(102)과 데이터 배선(18)이 교차하는 지점에는 게이트 전극(104)과 액티브층(110)과 소스 및 드레인 전극(114, 116)을 포함하는 박막트랜지스터(T)를 구성한다.

<62> 상기 두 배선(102, 118)이 교차하여 정의되는 영역(P)에는 드레인 전극(116)과 접촉하는 이중층으로 구성된 투명전극(138, 140)과, 이중층의 투명전극(138, 140) 사이에 개재된 컬러필터(134a, 134b, 134c)를 구성한다.

- <63> 상기 화소전극(138,140)은 상기 게이트배선(102)의 상부에 구성된 스토리지 캐패시터(C_{st})와 병렬로 연결된다.
- <64> 스토리지 캐패시터(C_{st})는 상기 게이트 배선(102)의 일부 상부에 위치하여 상기 화소전극(138,140)과 접촉하는 섬형상의 금속층(122)을 제 1 전극으로 하고, 그 하부의 게이트 배선(102)을 제 2 전극으로 한다.
- <65> COT구조는 도식한 바와 같이, 상기 박막트랜지스터(T) 어레이부의 상부에 블랙매트릭스(128)와, 적, 녹, 청색의 컬러필터(134a,134b,134c)가 구성된 형태이다.
- <66> 블랙매트릭스(128)는 빛샘영역을 가리는 역할을 하며, 게이트 배선(102) 및 데이터 배선(118)과 박막트랜지스터(T)에 대응하여 구성한다.
- <67> 상기 블랙매트릭스(128)는 불투명한 유기물질을 도포하여 형성하며, 빛을 차단하는 역할과 함께 박막트랜지스터(T)를 보호하는 보호막의 역할을 하게 된다
- <68> 전술한 구성에서, 상기 게이트 패드(106)와 데이터 패드(120)는 게이트 및 데이터 콘택홀(142,144)을 통해 노출된 형상으로 공정이 완료된다.
- <69> 즉, 전술한 공정에서 화소전극(138,140)과 컬러필터(134a,134b,134c)를 형성하는 공정을 완료한 후, 마지막 공정으로 상기 게이트 패드(106)와 데이터 패드(120)를 노출하는 공정을 진행함으로써, 상기 컬러필터(134a,134b,134c)를 패터닝하는 약액에 의해 알루미늄 계열로 제작된 상기 게이트 패드(106)와 데이터 패드가 데미지를 입지 않도록 할 수 있다.
- <70> 이하, 도 4a 내지 도 4g와 도 5a 내지 도 5h와 도 6a 내지 도 6h를 참조하여, 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 제조방법을 설명한다.

- <71> 도 4a 내지 도 4g와 도 5a 내지 도 5h와 도 6a 내지 도 6h는 도 3의 IV-IV' V-V', VI-VI'를 절단하여, 본 발명의 제 1 실시예에 따른 공정 순서로 도시한 공정 단면도이다.
- <72> (도 3의 절단선 IV-IV'는 박막트랜지스터와 화소의 절단선이고, V-V'는 게이트 패드부의 절단선이고, VI-VI'은 데이터 패드부의 절단선이다.)
- <73> 도 4a와 도 5a와 도 6a에 도시한 바와 같이, 기판(100)상에 도전성 금속을 증착하고 패턴하여, 일 끝단에 게이트 패드(106)를 포함하는 게이트 배선(102)과, 게이트 배선(102)에서 연장된 게이트 전극(104)을 형성한다.
- <74> 이때, 상기 게이트 배선(102)을 형성하는 물질은 신호 지연을 방지하기 위해 저항이 낮은 알루미늄계열의 금속을 사용하게 된다.
- <75> 이때, 상기 알루미늄 계열의 금속은 화학적으로 내식성이 약하기 때문에 특히, 이후 공정에서 형성되는 컬러필터를 패턴하는 약액에 데미지를 입거나, 게이트 패드와 접촉하는 투명 단자를 별도로 구성할 경우에는 상기 약액에 의해, 상기 투명 단자와 게이트 패드 사이에 갈바닉 현상이 발생하여 상기 게이트 패드가 부식되는 불량 발생 수 있다.
- <76> 상기 게이트 배선(102)과 게이트 전극(102)과 게이트 패드(106)가 형성된 기판(100)의 전면에는 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여, 제 1 절연층인 게이트 절연막(108)을 형성한다.
- <77> 상기 게이트 절연막(108)상에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패턴하여, 게이트 전극(104)상부의 게이트 절연막(108)상에 액티브층(110)과 오믹 콘택층(112)을 형성한다.

- <78> 다음으로 도4b와 도 5b와 도 6b에 도시한 바와 같이, 상기 액티브층(110)과 오믹 콘택층(112)이 형성된 기판(100)의 전면에 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 구리(Cu)를 포함하는 도전성 금속그룹 중 선택된 하나를 증착하고 패터하여, 상기 오믹 콘택층(112)과 각각 접촉하는 소스 전극(114)과 드레인 전극(116)과, 상기 소스전극(112)과 연결되고 일 끝단에 데이터 패드(120)를 포함하는 데이터 배선(118)과, 상기 게이트 배선(102)의 상부에 아일랜드 형상의 금속층(122)을 형성한다.
- <79> 상기 소스 및 드레인 전극(114,116)과 데이터 패드(120)를 포함하는 데이터 배선(118)이 형성된 기판(100)의 전면에 질화 실리콘(SiN_2)과 산화 실리콘(SiO_2)을 포함한 무기절연물질 그룹 중 선택된 하나를 증착하여 제 2 절연막(124)을 형성한다.
- <80> 이때, 제 2 절연막(124)의 기능은 이후에 형성되는 유기막(미도시)과 상기 액티브층(110)사이에 발생할 수 있는 접촉불량을 방지하기 위한 기능을 한다.
- <81> 제 2 절연막(124)은 이후 공정에서 형성되는 유기막(블랙매트릭스)과 액티브층(110)사이에 접촉불량이 발생하지 않는다면 굳이 형성하지 않아도 좋다.
- <82> 전술한 바와 같은 공정을 통해 박막트랜지스터 어레이부를 형성하는 공정이 완료된다.
- <83> 다음으로, 도 4c와 도 5c와 도 6c에 도시한 바와 같이, 상기 제 2 절연막(124)상부에 유전율이 낮은 불투명한 유기물질을 도포하여 블랙 유기층(126)을 형성하고 패터하여, 상기 소스 및 드레인 전극(114,116)의 일부 상부와 상기 섬형상의 금속층(122)의 일부 상부와, 표시영역을 지나는 데이터 배선(118)과 게이트 배선(102)의 상부에 블랙매트릭스(128)를 형성한다.
- <84> 다음으로, 도 4d와 도 5d와 도 6d에 도시한 바와 같이, 상기 블랙매트릭스(128)가 형성된 기판(100)의 전면에 절연물질을 증착하여 제 3 절연막(130)을 형성한다.

- <85> 상기 제 3 절연막(130)은 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 형성한다.
- <86> 도 4e와 5e와 도 6e에 도시한 바와 같이, 상기 제 3 절연막(130)과 제 2 절연막(124)과 게이트 절연막(108)을 식각하여, 상기 드레인 전극(116)일 측과 화소영역(P)과, 상기 섬형상의 소스 드레인 금속층(122)의 일측을 노출한다.
- <87> 이때, 상기 게이트 패드(106)와 데이터 패드(120)는 노출하지 않는다.
- <88> 도 4f와 5f와 도 6f에 도시한 바와 같이, 상기 패터닝된 제 3 절연막(130)이 형성된 기판(100)의 전면에 전술한 바와 같은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속을 증착하여 제 1 투명전극층(132)을 형성한다.
- <89> 연속하여, 상기 제 1 투명전극층(132)이 형성된 기판(100)의 전면에 컬러수지를 도포하여, 다수의 화소영역(P)에 적색과 녹색과 청색의 컬러필터(134a, 134b, 134c)를 각각 형성한다.
- <90> 도 4g와 도 5g와 도 6g에 도시한 바와 같이, 상기 다수의 컬러필터 패턴(134a, 134b, 도 3의 134c)이 형성된 기판(100)의 전면에 앞서 설명한 투명전극을 증착하여, 제 2 투명전극층(136)을 형성하고, 상기 제 2 투명전극층(136)과 그 하부의 제 1 투명전극층(132)을 동시에 패터닝하여, 상기 화소영역(P)에 대응하여 이중층의 화소전극(138, 140)을 형성한다.
- <91> 상기 제 1 화소전극(138)은 노출된 드레인 전극(116)의 일 측과 섬형상의 금속층(122)과 직접 접촉하게 되며, 상기 제 2 화소전극(140)은 상기 컬러필터를 사이에 두고 상기 제 1 화소전극(138)과 접촉한 형상이 된다.
- <92> 따라서, 제 1 화소전극(138)은 상기 제 2 화소전극(140)을 통해 드레인 전극(116)으로부터 신호를 입력받게 된다.

- <93> 또한, 상기 게이트 배선(102)의 상부에는 상기 화소전극(138,140)과 접촉하는 섬형상의 금속층(122)을 제 1 전극으로 하고, 그 하부의 게이트 배선(102)을 제 1 전극으로 하는 스토리지 캐패시터(C_{st})가 형성된다.
- <94> 전술한 구성으로, 상기 컬러필터(134a,134b, 도3의 134c)와 화소전극(138,140)을 형성하는 공정이 완료되었다.
- <95> 다음 공정은 상기 게이트 패드와 데이터 패드를 노출하는 공정으로, 도 5h와 도 6h에 도시한 바와 같이, 상기 제 3 절연막(130)과 제 2 절연막(124)과 제 1 절연막(108)을 식각하여, 상기 게이트 패드(106)를 노출하는 게이트 패드 콘택홀(142)을 형성하고, 상기 제 3 절연막(130)과 제 2 절연막(124)을 식각하여, 상기 데이터 패드(120)를 노출하는 데이터 패드 콘택홀(144)을 형성한다.
- <96> 전술한 바와 같은 공정으로 본 발명의 제 1 실시예에 따른 COT구조의 액정표시장치용 기판을 제작할 수 있으며, 상기 게이트 패드 및 데이터 패드를 노출하는 공정을 공정의 마지막에 진행하기 때문에, 상기 컬러필터를 패터닝하는 약액이 상기 게이트 패드 및 데이터 패드에 데미지를 입히는 것을 방지할 수 있다.
- <97> 이하, 제 2 실시예는 본 발명의 제 1 실시예의 변형예로서, 상기 게이트 패드를 상기 컬러필터를 패터닝하는 약액으로부터 보호하는 다른 방법을 제안한다.
- <98> -- 제 2 실시예 --

- <99> 본 발명의 제 2 실시예는 전술한 박막트랜지스터 어레이부의 공정에서, 상기 게이트 패드 및 데이터 패드의 상부에 별도로 컬러필터 패턴을 형성함으로써, 상기 컬러필터를 패턴하는 약액이 상기 게이트 패드와 데이터 패드로 침투하는 것을 방지하는 것을 목적으로 한다.
- <100> 도 7은 본 발명의 제 2 실시예에 따른 COT구조의 액정표시장치용 어레이기판의 구성을 개략적으로 도시한 평면도이다.
- <101> 도시한 바와 같이, 기판(200)상에 일 방향으로 연장되고 일 끝단에 게이트패드(206)를 포함하는 게이트 배선(202)을 서로 평행하게 구성하고, 상기 게이트 배선(202)과 수직하게 교차하여 다수의 화소영역(P)을 정의하며 일 끝단에 데이터 패드(220)를 포함하는 데이터 배선(218)을 구성한다.
- <102> 상기 게이트 배선(202)과 데이터 배선(218)이 교차하는 지점에는 게이트 전극(204)과 액티브층(210)과 소스 및 드레인 전극(214,216)을 포함하는 박막트랜지스터(T)를 구성한다.
- <103> 상기 두 배선(202,218)이 교차하여 정의되는 영역(P)에는 드레인 전극(214)과 접촉하는 투명전극(248,250)과 컬러필터(238a,238b,238c)를 구성한다.
- <104> 상기 투명 전극(248,250)은 이중 층으로 구성되며, 이중 제 1 전극(248)은 드레인 전극(216)과 접촉하면서 컬러필터(238a,238b,238c)의 하부에 구성하고, 제 2 전극(250)은 컬러필터(238a,238b,238c)의 상부에 구성한다.
- <105> 상기 제 2 전극(250)은 상기 제 1 전극(248)을 통해 드레인 전극(216)과 간접적으로 접촉하는 형상이다.
- <106> 제 1 및 제 2 투명 전극(248,250)은 게이트배선(202)의 상부에 구성된 스토리지 캐패시터(C_{st})와 병렬로 연결된다.

- <107> 스토리지 캐패시터(C_{st})는 상기 게이트배선(202)의 일부 상부에 구성되고, 상기 제 1 및 제 2 투명 전극(248,250)과 접촉하는 섬형상의 금속층(222)을 제 1 전극으로 하고 그 하부의 게이트 배선(202)을 제 2 전극으로 하여 구성한다.
- <108> 상기 게이트 패드(206)와 데이터 패드(220)또는 이중층의 게이트 패드 단자(252,254)와 제 2 데이터 패드 단자(256,258)로 구성되며, 각 이중층의 단자 사이에는 컬러필터 패턴(240,242)이 개재된다. 이와 같은 구성은, 상기 컬러필터를 패턴하는 약액이 게이트 패드(206) 또는 데이터 패드(220)로 침투하는 것을 방지할 수 있으므로, 상기 약액에 의해 상기 투명전극과 각 패드 사이에 갈바닉 현상이 발생하는 것을 방지하여, 게이트 및 데이터 패드가 부식되는 것을 방지할 수 있다.
- <109> 이하, 도 8a 내지 도 8g와 도 9a 내지 도 9g와 도 10a 내지 도 10g를 참조하여, 본 발명의 제 2 실시예에 따른 COT구조의 박막트랜지스터 어레이부와 컬러필터부의 제조공정을 설명한다.
- <110> 도 8a 내지 도 8g와 도 9a 내지 도 9g와 도 10a 내지 도 10g는 도 7의 VIII-VIII', IX-IX', X-X'을 따라 절단하여, 본 발명의 제 2 실시예에 따른 공정순서로 도시한 공정 단면도이다.
- <111> 도 8a와 도 9a와 도 10a에 도시한 바와 같이, 기판(200)상에 도전성 금속을 증착하고 패턴하여, 일 끝단에 게이트 패드(206)를 포함하는 게이트 배선(202)과, 게이트 배선(202)에서 연장된 게이트 전극(204)을 형성한다.
- <112> 이때, 상기 게이트 배선(202)을 형성하는 물질은 신호 지연을 방지하기 위해 저항이 낮은 알루미늄계열의 금속을 사용하게 된다.

- <113> 이때, 상기 알루미늄 계열의 금속은 화학적으로 내식성이 약하기 때문에 특히, 이후 공정에서 형성되는 컬러필터를 패터닝하는 약액에 데미지를 입기 쉬운 단점이 있다.
- <114> 상기 게이트 배선(204)과 게이트 전극(202)과 게이트 패드(206)가 형성된 기판(200)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여, 제 1 절연층인 게이트 절연막(208)을 형성한다.
- <115> 상기 게이트 절연막(108)상에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패터닝하여, 게이트 전극(204)상부의 게이트 절연막(208)상에 액티브층(210)과 오믹 콘택층(212)을 형성한다.
- <116> 다음으로 도8b와 도 9b와 도 10b에 도시한 바와 같이, 상기 액티브층(210)과 오믹 콘택층(212)이 형성된 기판(200)의 전면에 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 구리(Cu), 티타늄(Ti), 탄탈륨(Ta)을 포함하는 도전성 금속그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 오믹 콘택층(212)과 각각 접촉하는 소스 전극(214)과 드레인 전극(216)과, 상기 소스전극(212)과 연결되고 일 끝단에 데이터 패드(220)를 포함하는 데이터배선(218)과, 상기 게이트 배선(202)의 상부에 아일랜드 형상의 금속층(222)을 형성한다.
- <117> 상기 소스 및 드레인 전극(214,216)과 데이터 패드(220)를 포함하는 데이터 배선(218)이 형성된 기판(200)의 전면에 질화 실리콘(SiN_2)과 산화 실리콘(SiO_2)을 포함한 무기절연물질 그룹 중 선택된 하나를 증착하여 제 2 절연막(224)을 형성한다.
- <118> 이때, 제 2 절연막(224)의 기능은 이후에 형성되는 유기막(미도시)과 상기 액티브층(210)사이에 발생할 수 있는 접촉불량을 방지하기 위한 기능을 한다.

- <119> 제 2 절연막(224)은 이후 공정에서 형성되는 유기막(블랙매트릭스)과 액티브층(110) 사이에 접촉불량이 발생하지 않는다면 굳이 형성하지 않아도 좋다.
- <120> 전술한 바와 같은 공정을 통해 박막트랜지스터 어레이부를 형성하는 공정이 완료된다.
- <121> 다음으로, 도 8c와 도 9c와 도 10c에 도시한 바와 같이, 상기 제 2 절연막(224)상부에 유전율이 낮은 불투명한 유기물질을 도포하여 블랙 유기층(226)을 형성하고 패터닝하여, 상기 소스 및 드레인 전극(214, 216)의 일부 상부와 상기 섬형상의 금속층(222)의 일부 상부와, 데이터 배선(218)과 게이트 배선(202)의 상부에 블랙매트릭스(228)를 형성한다.
- <122> 다음으로, 도 8d와 도 9d와 도 10d에 도시한 바와 같이, 상기 블랙매트릭스(228)가 형성된 기판(200)의 전면에 절연물질을 증착하여 제 3 절연막(230)을 형성한다.
- <123> 상기 제 3 절연막(230)은 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 형성할 수 있다.
- <124> 도 8e와 9e와 도 10e에 도시한 바와 같이, 상기 제 3 절연막(230)과 제 2 절연막(224)과 게이트 절연막(208)을 식각하여, 상기 드레인 전극(216)의 일 측과 화소영역(P)과, 상기 섬형상의 금속층(222)의 일측을 노출한다.
- <125> 동시에, 상기 게이트 패드(206)와 데이터 패드(220)를 노출하는 게이트 패드 콘택홀(232)과 데이터 패드 콘택홀(234)을 형성한다.
- <126> 도 8f와 9f와 도 10f에 도시한 바와 같이, 상기 패터닝된 제 3 절연막(230)이 형성된 기판(200)의 전면에 전술한 바와 같은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속을 증착하여 제 1 투명전극층(236)을 형성한다.

- <127> 연속하여, 상기 제 1 투명전극층(236)이 형성된 기판(200)의 전면에 컬러수지를 도포하여, 다수의 화소영역(P)에 적색과 녹색과 청색의 컬러필터(238a, 238b, 도 7의 238c)를 각각 형성한다.
- <128> 동시에, 상기 적색과 녹색과 청색의 컬러 필터 중 제일 먼저 패터닝되는 컬러 수지(예를 들면 적색 컬러수지)를 이용하여, 상기 게이트 패드 콘택홀(도 8e의 232)과 상기 데이터 패드 콘택홀(도 9e의 234)에 대응하여 별도의 컬러필터패턴(240, 242)을 형성한다.
- <129> 도 8g와 도 9g와 도 10g에 도시한 바와 같이, 상기 다수의 컬러필터(238a, 238b, 238c)가 형성된 기판(200)의 전면에 앞서 설명한 투명전극을 증착하여 제 2 투명전극층(246)을 형성하고, 상기 제 2 투명전극층(246)과 그 하부의 제 1 투명전극층(236)을 동시에 패터닝하여, 상기 화소영역(P)에 대응하여, 컬러필터를 개재한 제 1 및 제 2 전극으로 구성된 이중층의 화소전극(248, 250)을 형성한다.
- <130> 동시에, 상기 게이트 패드(206)에 대응하여, 별도의 컬러필터 패턴(240)을 개재한 제 1 및 제 2 게이트 패드(252, 254)와, 상기 데이터 패드에 대응하여 별도의 컬러필터 패턴(242)을 개재한 제 1 및 제 2 데이터 패드(256, 258)를 형성한다.
- <131> 전술한 바와 같은 공정을 통해, 본 발명에 따른 제 2 실시예를 제작할 수 있으며, 전술한 공정에서 상기 게이트 패드와 데이터 패드의 콘택홀에 대응하여 형성한 별도의 컬러필터 패턴은 앞서 설명한 바와 같이, 상기 컬러필터를 패터닝하는 약액이 상기 게이트 패드 또는 데이터 패드에 침투하는 것을 방지할 수 있을 뿐 아니라, 외부 회로(구동회로가 부착된 TCP)를 부착하는 공정 중, 완충작용을 할 수 있으므로 하부의 데이터 패드와 데이터 패드를 보호할 수 있다.

- <132> 전술한 구성에서, 상기 게이트 패드 또는 데이터 패드에 별도로 구성되는 컬러필터 패턴을 좀더 낮추고 싶으면, 이부분에 대응하는 마스크를 완전 차단부로 하지 않고 빛을 일부만 투과하도록 하여 전부가 아닌 일부가 노광되도록 한다.
- <133> 이와 같이 하며, 도 11a와 도 11b에 도시한 바와 같이, 높이가 낮은 컬러필터 패턴은 상기 게이트 패드와 데이터 패드 상부에 형성할 수 있다.
- <134> 이하, 도 12a와 도 12b는 본 발명의 제 2 실시예에 따른 패드부의 변형예를 도시한 평면도와, 단면도이다.(게이트 패드부를 예를 들어 설명한다.)
- <135> 도시한 바와 같이, 게이트 패드(206)에 다수의 콘택홀(240)을 형성하고, 상기 콘택홀(240)마다 컬러필터 패턴(240)을 형성한다.
- <136> 상기 컬러필터 패턴(240)의 하부에는 상기 게이트 패드(206)와 직접 접촉하는 제 1 게이트 패드 단자(252)가 형성되고, 상기 컬러필터 패턴(240)의 상부에는 상기 제 1 게이트 패드 단자(252)와 접촉하는 제 2 게이트 패드 단자(254)가 형성된다.
- <137> 전술한 바와 같은 형상은 컬러필터와 게이트 패드 단자의 접촉면적을 늘릴 수 있기 때문에, 패드부에 부착되는 부착수단의 접촉특성이 개선된다.
- <138> 이때, 상기 콘택홀의 구성과 이에 따른 컬러필터 패턴의 구성은 다양하게 변형 가능하다.

【발명의 효과】

- <139> 본 발명에 따른 COT 구조의 액정표시장치용 어레이기판은 블랙매트릭스를 설계할 때 합착오차를 위한 공정마진을 둘 필요가 없으므로 개구율을 개선하는 효과가 있다.
- <140> 또한, 게이트 패드 또는 데이터 패드가 상기 컬러필터를 패터닝하는 약액에 의해 부식되는 불량을 방지할 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

기판 상에 위치하고, 일 끝단에 게이트 패드를 포함하는 게이트 배선과;

상기 게이트 패드 및 게이트 배선의 상부에 위치하고, 상기 게이트 패드를 노출하는 제 1 절연막과;

상기 게이트 배선과 상기 제 1 절연막을 사이에 두고 수직하게 교차하여, 화소영역을 정의하고 일 끝단에 데이터 패드를 포함하는 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 위치하고, 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터와;

상기 드레인 전극의 일부를 제외한 박막트랜지스터의 상부와, 게이트 배선과 데이터 배선의 상부에 위치하는 블랙매트릭스와;

상기 블랙매트릭스가 형성된 기판의 전면에 위치하고, 상기 게이트 패드와 데이터 패드를 노출하는 제 2 절연막과;

상기 드레인 전극과 접촉하면서 화소영역마다 독립적으로 패터닝된 제 1 화소전극과;

상기 제 1 화소전극의 상부에 위치하는 컬러필터와;

상기 컬러필터 상부에 위치하고 동시에, 제 1 화소전극과 접촉하면서 상기 화소영역마다 독립적으로 패터닝된 제 2 화소전극

을 포함하는 액정표시장치용 어레이기판.

【청구항 2】

제 1 항에 있어서,

상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연막이 더욱 구성된 액정표시장치용 어레이기판.

【청구항 3】

제 1 항에 있어서,

상기 반도체층은 비정질 실리콘인 액티브층과, 불순물이 포함된 비정질 실리콘이고 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층으로 구성된 액정표시장치용 어레이기판.

【청구항 4】

제 1 항에 있어서,

상기 제 1 화소전극과 제 2 화소전극은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(ITO)로 구성된 투명 전극인 액정표시장치용 어레이기판.

【청구항 5】

제 1 항에 있어서,

상기 컬러필터는 적색과 녹색과 청색 컬러필터가 각 화소영역에 대응하여 구성된 액정표시장치용 어레이기판.

【청구항 6】

제 1 항에 있어서,

상기 게이트 배선의 상부에 제 1 및 제 2 화소전극과 접촉하는 섬형상의 금속층을 더욱 구성하여 이를 제 1 전극으로 하고, 그 하부의 게이트 배선을 제 2 전극으로 하는 보조 용량부를 더욱 구성하는 액정표시장치용 어레이기판.

【청구항 7】

기판 상에 일 끝단에 게이트 패드를 포함하는 게이트 배선을 형성하는 단계와;

상기 게이트 배선과 게이트 패드가 형성된 기판의 전면에 제 1 절연막을 형성하는 단계와;

상기 게이트 배선과 수직하게 교차하면서 일 끝단에 데이터 패드를 포함하는 데이터 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에, 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와;

상기 드레인 전극의 일부를 제외한 박막트랜지스터 상부와, 게이트 배선과 데이터 배선의 상부에 블랙매트릭스를 형성하는 단계와;

상기 블랙매트릭스가 형성된 기판의 전면에 제 2 절연막을 형성하는 단계와;

상기 제 2 절연막과 그 하부의 제 1 절연막을 식각하여, 상기 드레인 전극의 일측과 화소영역을 노출하는 단계와;

상기 제 2 절연막이 형성된 기판의 전면에 제 1 투명 전극층을 형성하는 단계와;

상기 화소영역에 대응하는 제 1 투명전극층의 상부에 컬러필터를 형성하는 단계와;

상기 컬러필터가 형성된 기판의 전면에 제 2 투명 전극층을 형성하는 단계와;

상기 제 1 및 제 2 투명 전극층을 동시에 패터닝하여, 상기 드레인 전극과 접촉하면서 화소영역 마다 독립적으로 패터닝된 이중층의 화소전극을 형성하는 단계와;

상기 제 2 절연막과 제 1 절연막을 식각하여, 상기 게이트 패드와 데이터 패드를 노출하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 8】

제 7 항에 있어서,

상기 액티브층은 순수 비정질 실리콘으로 형성되고, 상기 오믹 콘택층은 불순물이 포함된 비정질 실리콘층으로 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 9】

제 7 항에 있어서,

상기 게이트 배선의 상부에 상기 화소전극과 접촉하는 아일랜드 형상의 금속층을 더욱 형성하여 이를 제 1 전극으로 하고, 그 하부의 게이트 배선을 제 2 전극으로 하는 보조 용량부를 더욱 형성하는 단계를 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 10】

제 7 항에 있어서,

상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연층을 형성하는 단계를 더욱 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 11】

제 7 항에 있어서,

상기 컬러필터는 상기 화소영역에 적색과 녹색과 청색의 컬러필터가 각각 대응되도록 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 12】

제 7 항에 있어서,

상기 화소전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명 도전성 금속그룹 중 선택된 하나로 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 13】

일 끝단에 게이트 패드를 포함하는 게이트 배선과, 이와는 수직하게 교차하여 화소영역을 정의하고 일 끝단에 데이터 패드를 포함하는 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 위치하고, 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터와;

상기 드레인 전극의 일부를 제외한 박막트랜지스터의 상부와, 게이트 배선 및 데이터 배선의 상부에 구성된 블랙매트릭스와;

상기 노출된 드레인 전극과 접촉하고 화소영역 마다 독립적으로 패터닝된 제 1 화소전극과, 상기 게이트 패드와 접촉하는 제 1 게이트 패드 단자와, 상기 데이터 패드와 접촉하는 제 1 데이터 패드 단자와 ;

상기 제 1 화소전극의 상부에 구성된 컬러필터와, 상기 제 1 게이트 패드 단자와 제 2 데이터 패드 단자의 상부에 각각 구성된 컬러필터 패턴과;

상기 컬러필터를 사이에 두고 상기 제 1 화소전극과 접촉하는 제 2 화소전극과, 상기 컬러필터 패턴을 사이에 두고 제 1 게이트 패드 단자와 접촉하는 제 2 게이트 패드 단자와, 상기 컬러필터 패턴을 사이에 두고 제 1 데이터 패드 단자와 접촉하는 제 2 데이터 패드 단자를 포함하는 액정표시장치용 어레이기판.

【청구항 14】

제 13 항에 있어서,

상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연막이 더욱 구성된 액정표시장치용 어레이기판.

【청구항 15】

제 13 항에 있어서,

상기 반도체층은 비정질 실리콘인 액티브층과, 불순물이 포함된 비정질 실리콘이고 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층으로 구성된 액정표시장치용 어레이기판.

【청구항 16】

제 13 항에 있어서,

상기 제 1 화소전극과 제 2 화소전극은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(ITO)로 구성된 투명 전극인 액정표시장치용 어레이기판.

【청구항 17】

제 13 항에 있어서,

상기 컬러필터는 적색과 녹색과 청색 컬러필터가 각 화소영역에 대응하여 구성된 액정표시장치용 어레이기판.

【청구항 18】

기판 상에 일 끝단에 게이트 패드를 포함하는 게이트 배선을 형성하는 단계와;

상기 게이트 배선과 제 1 절연막을 사이에 두고 수직하게 교차하여 화소영역을 정의하고 일 끝단에 데이터 패드를 포함하는 데이터 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 게이트 전극과 반도체층과 소스전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와;

상기 드레인 전극의 일부를 제외한 박막트랜지스터의 상부와, 게이트 배선의 상부에 데이터 배선의 상부에 블랙매트릭스를 형성하는 단계와;

상기 블랙매트릭스가 형성된 기판의 전면에 제 2 절연막을 형성한 후, 제 2 절연막과 그 하부의 제 1 절연막을 식각하여, 상기 게이트 패드와 데이터 패드와 드레인 전극의 일부를 노출하고, 상기 화소영역에 대응하는 기판을 노출하는 단계와;

상기 제 1 및 제 2 절연막이 식각된 기판의 전면에 제 1 투명 전극층을 형성하는 단계와;

상기 화소영역에 대응하는 제 1 투명 전극층의 상부에 컬러필터를, 상기 노출된 게이트 패드와 노출된 데이터 패드에 대응하는 상기 제 1 투명 전극층의 상부에 각각 컬러필터 패턴을 형성하는 단계와;

상기 컬러필터와 컬러필터 패턴이 형성된 기판의 전면에 제 2 투명 전극층을 형성하는 단계와;

상기 제 1 및 제 2 투명 전극층을 동시에 패턴하여, 상기 화소영역에 대응하여 상기 드레인 전극과 접촉하면서 상기 컬러필터를 사이에 두고 접촉된 이중층의 화소전극과, 상기 게이트 패드와 접촉하면서 상기 컬러필터 패턴을 사이에 두고 접촉한 이중층의 게이트 패드 단자와, 상기 데이터 패드와 접촉하면서 상기 컬러필터 패턴을 사이에 두고 접촉한 이중층의 데이터 패드 단자를 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 19】

제 18 항에 있어서,

상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연막을 형성하는 단계를 더욱 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 20】

제 18 항에 있어서,

상기 반도체층은 비정질 실리콘으로 형성된 액티브층과 불순물 비정질 실리콘으로 형성된 오믹 콘택층인 액정표시장치용 어레이기판 제조방법.

【청구항 21】

제 18 항에 있어서;

상기 화소전극과 게이트 패드 단자와 데이터 패드 단자는 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(ITO)로 구성된 투명 전극인 액정표시장치용 어레이기판.

【청구항 22】

제 18 항에 있어서,

상기 컬러필터는 적색과 녹색과 청색 컬러필터가 각 화소영역에 대응하여 구성된 액정표시장치용 어레이기판 제조방법.

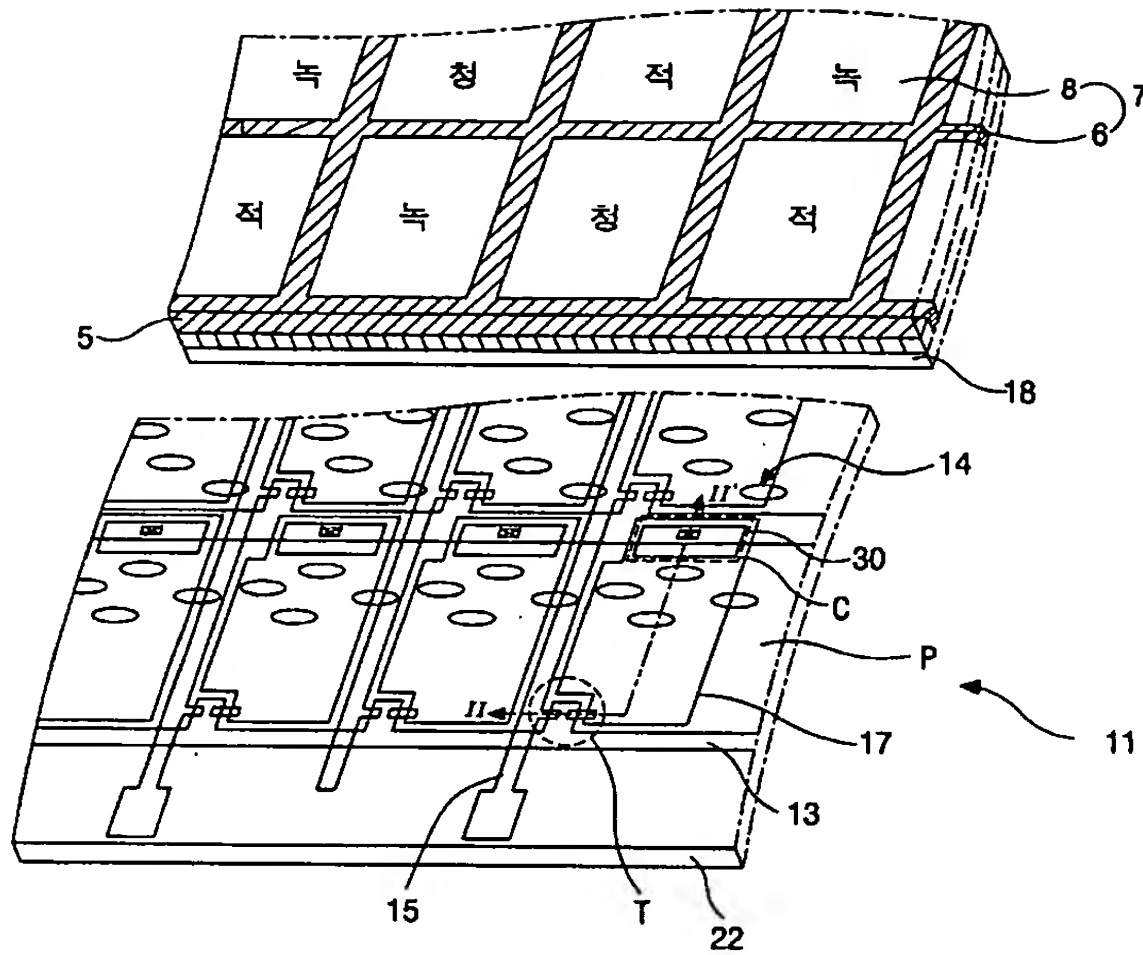
【청구항 23】

제 22 항에 있어서,

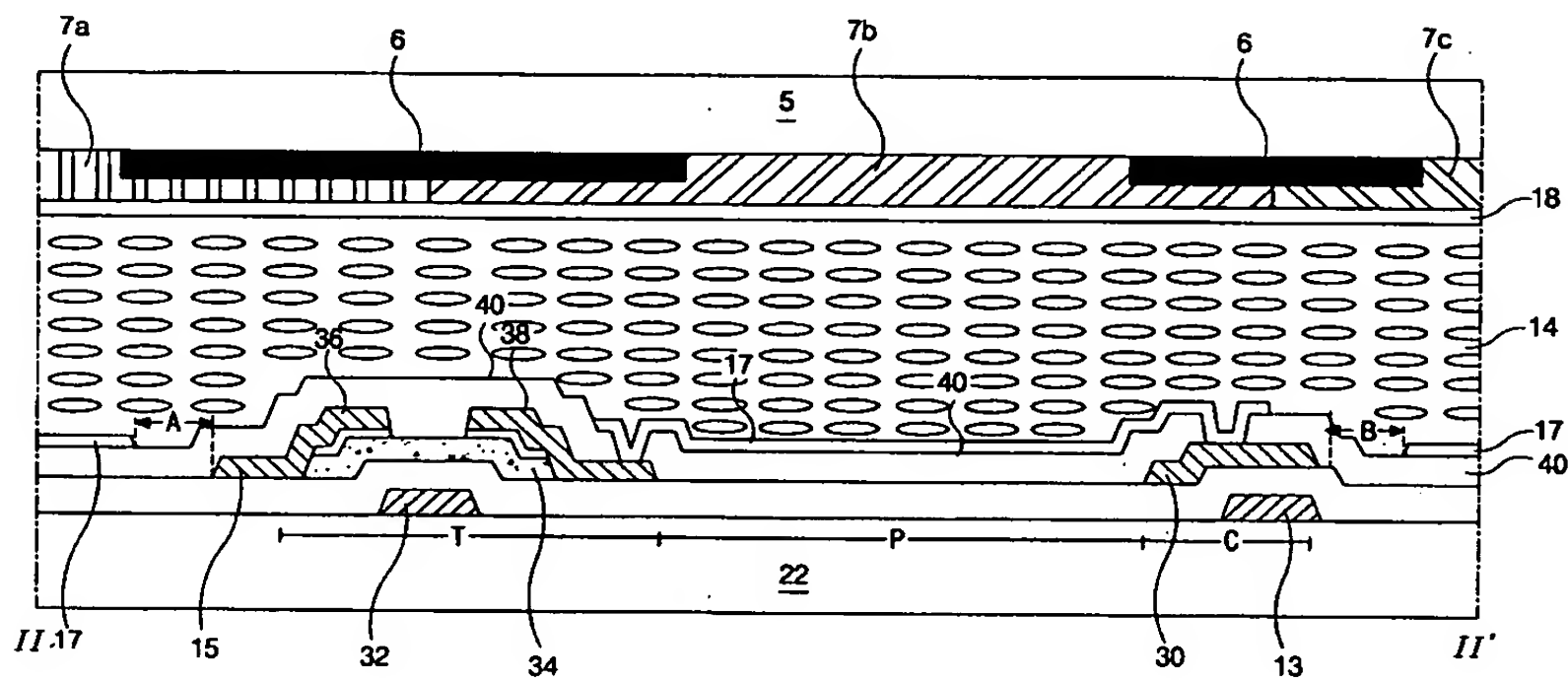
상기 게이트 패드와 데이터 패드에 대응하여 형성된 컬러필터 패턴은 상기 적색과 녹색과 청색의 컬러필터 중 제일 먼저 패턴되는 색의 컬러 수지로 형성된 액정표시장치용 어레이기판 제조방법.

【도면】

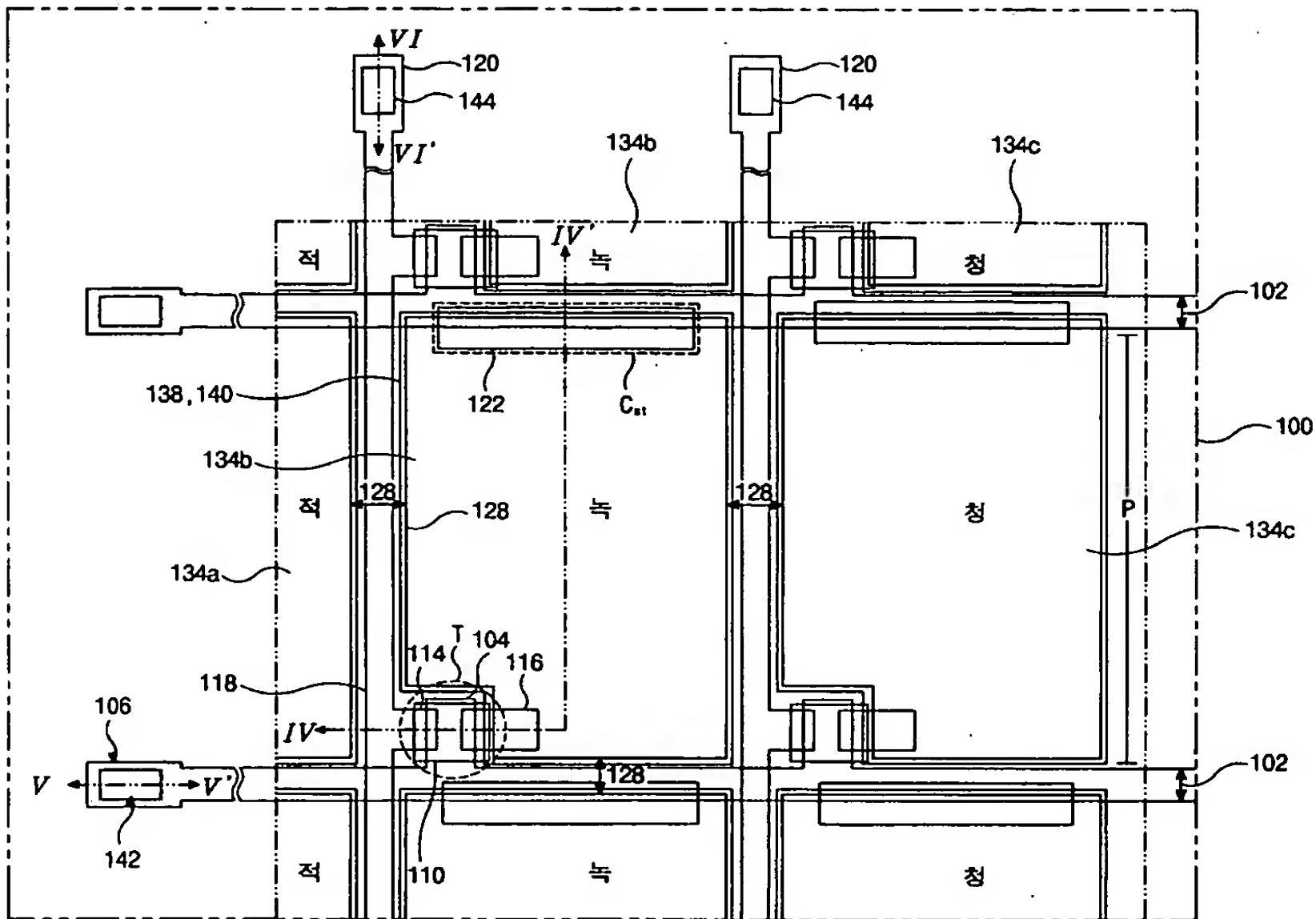
【도 1】



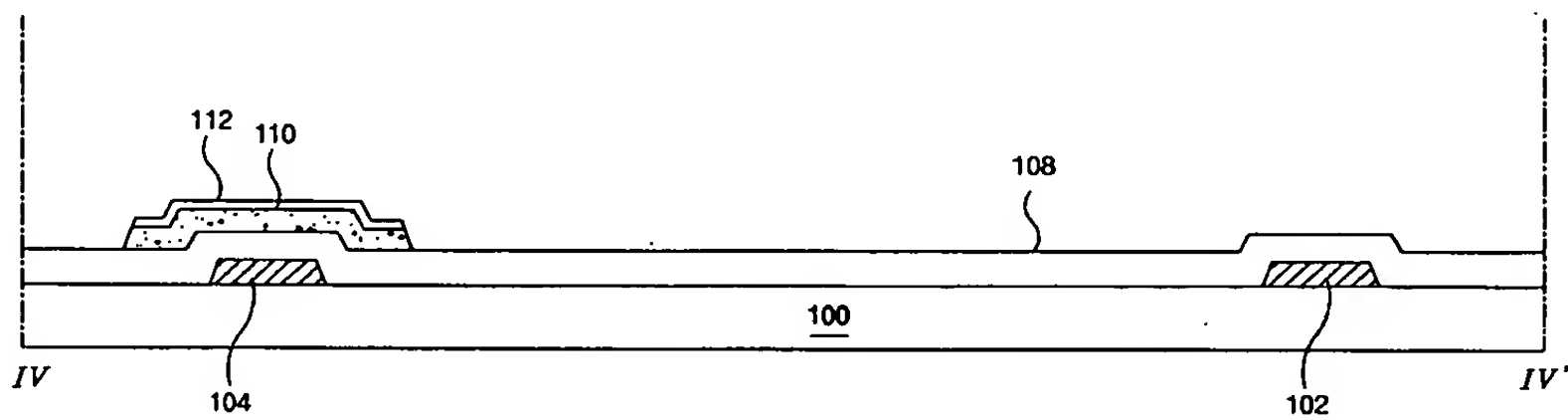
【도 2】



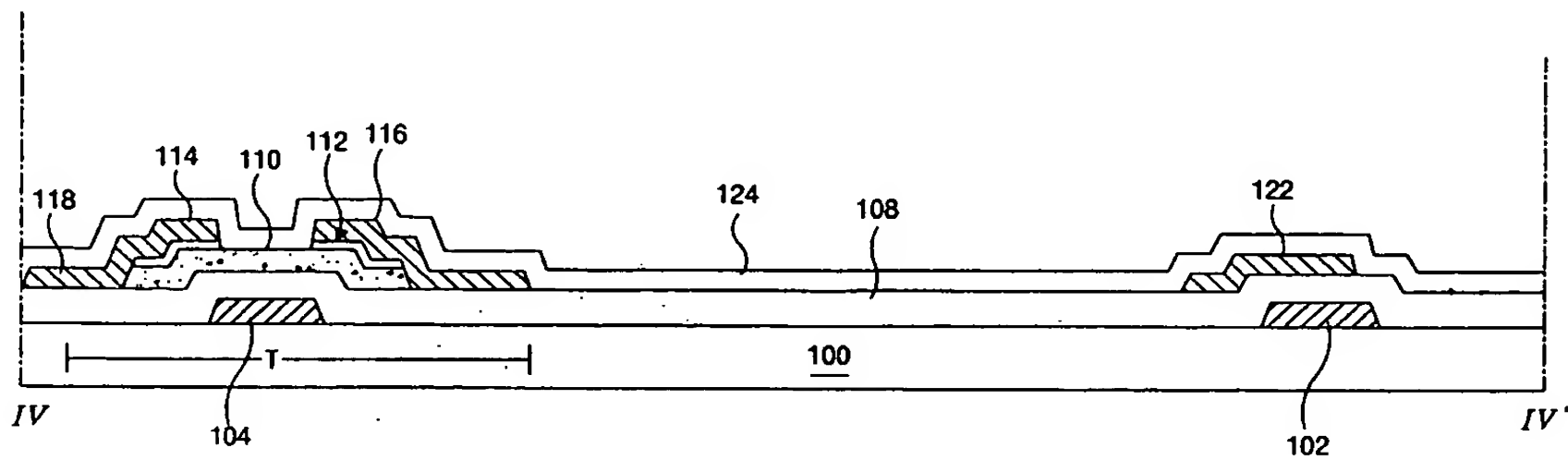
【도 3】



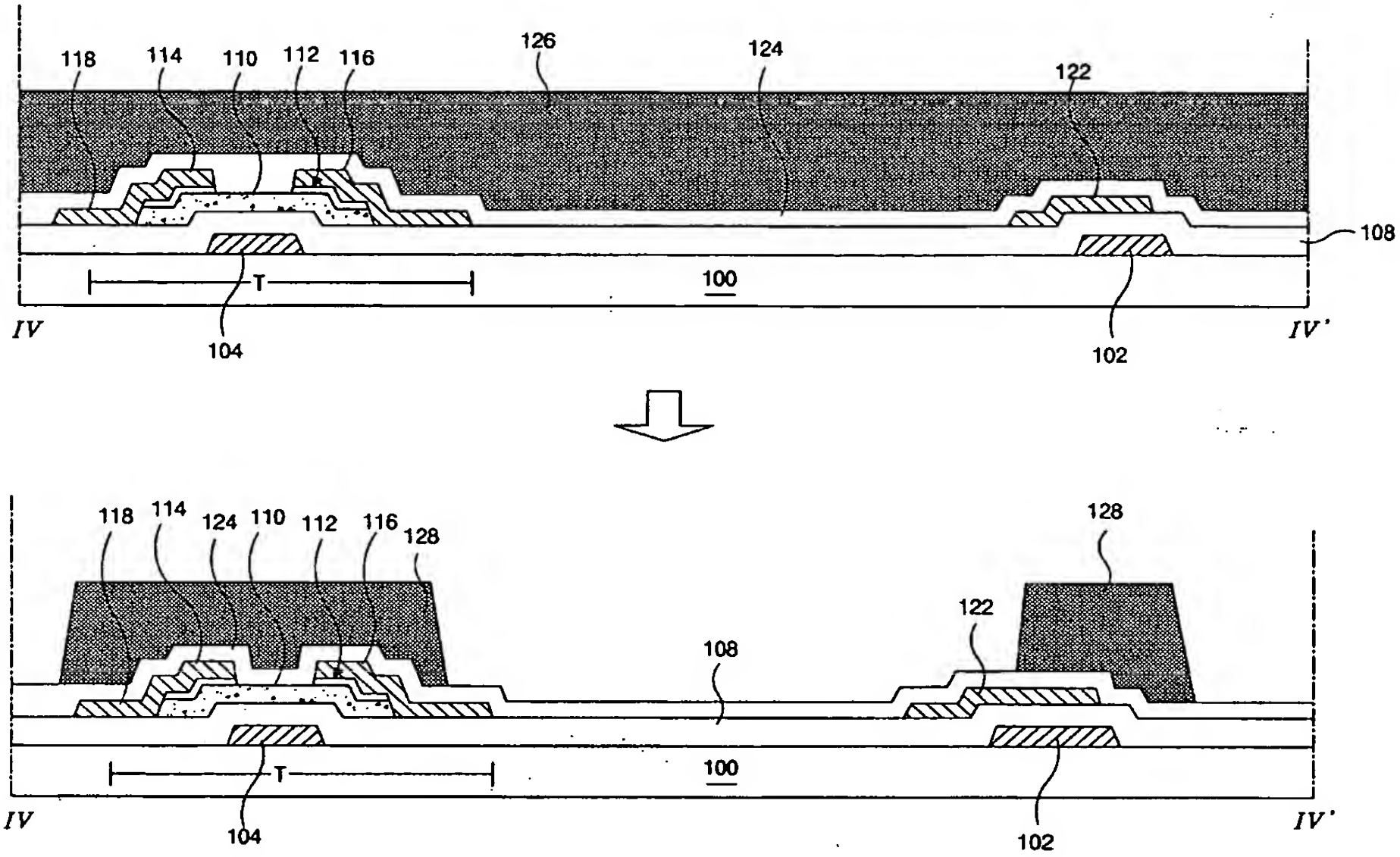
【도 4a】



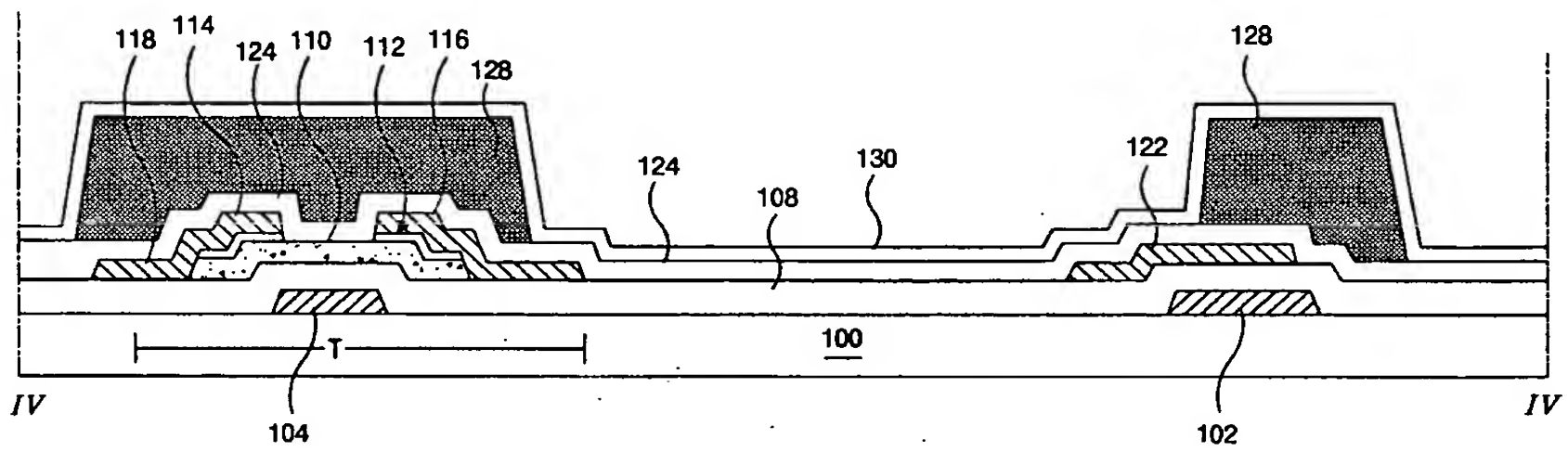
【도 4b】



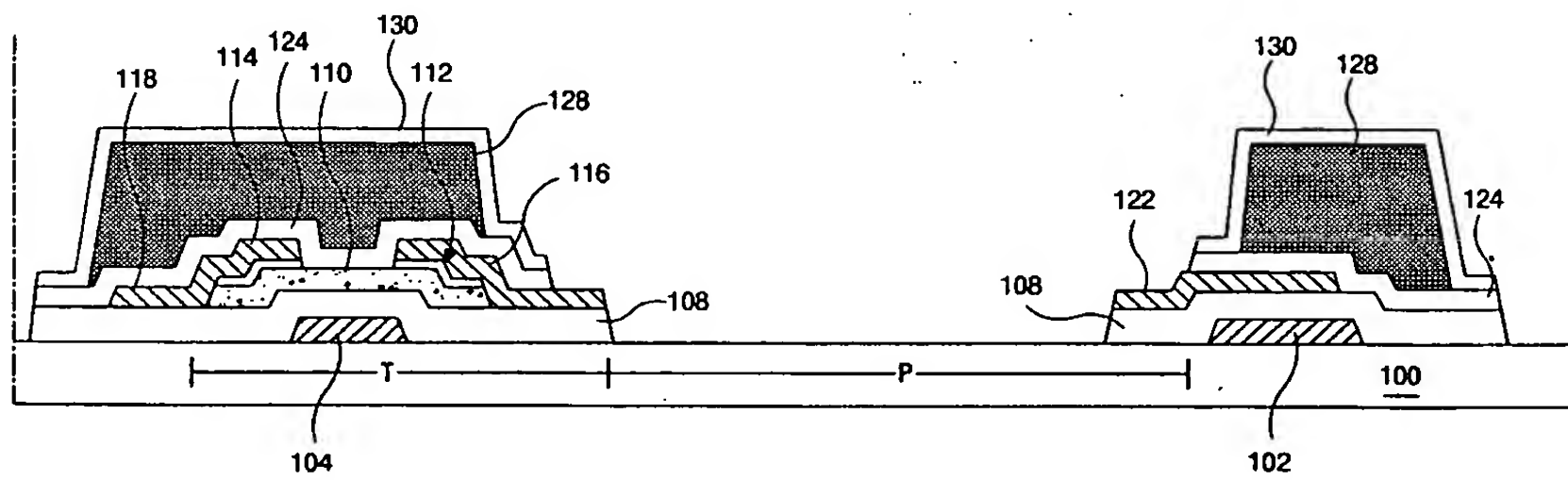
【도 4c】



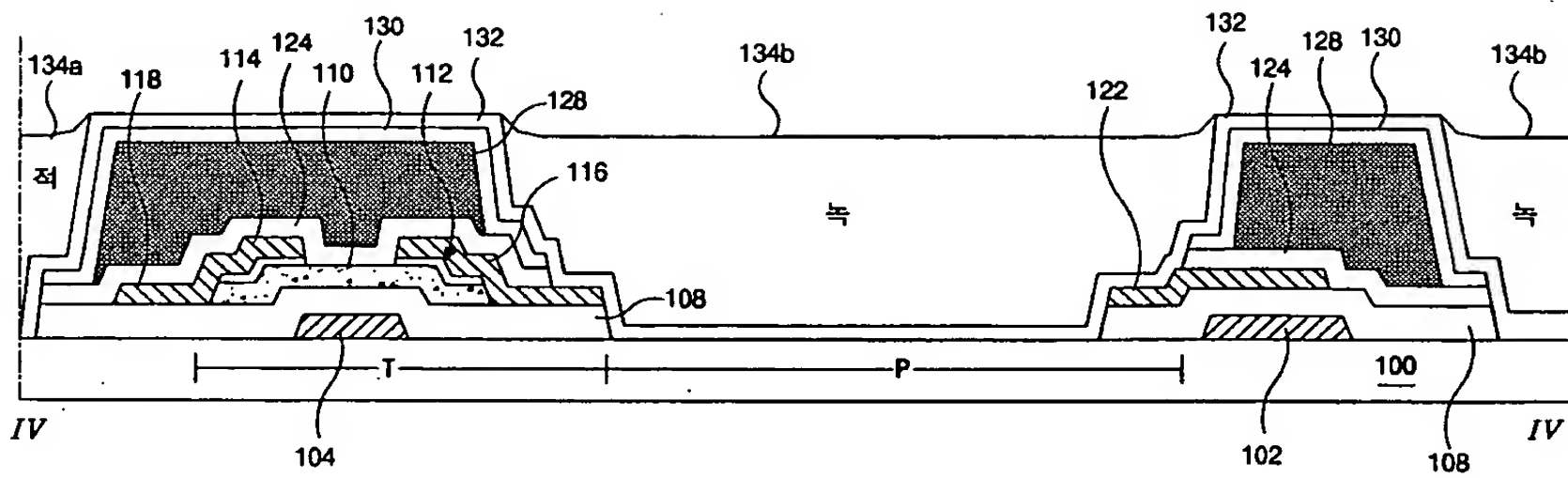
【도 4d】



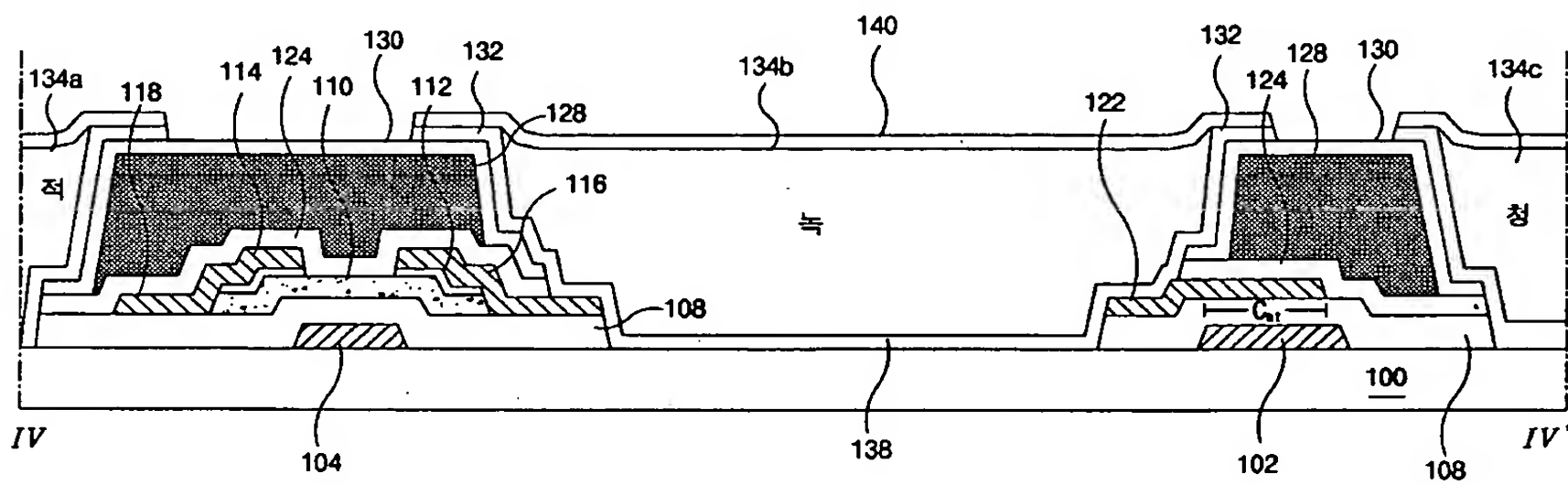
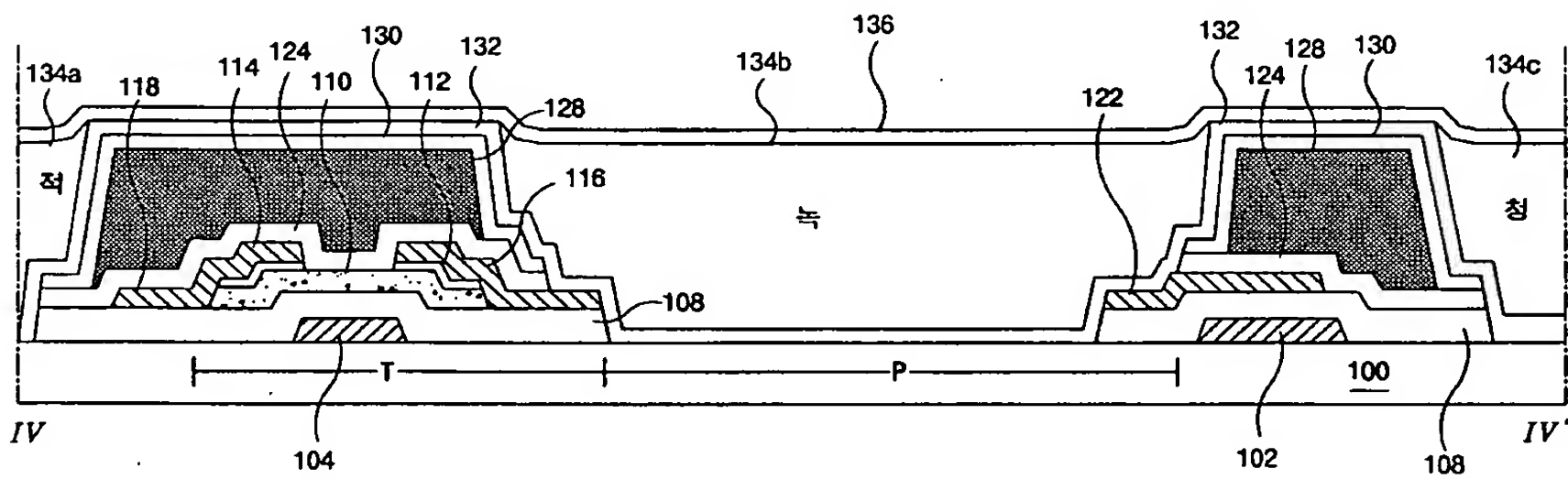
【도 4e】



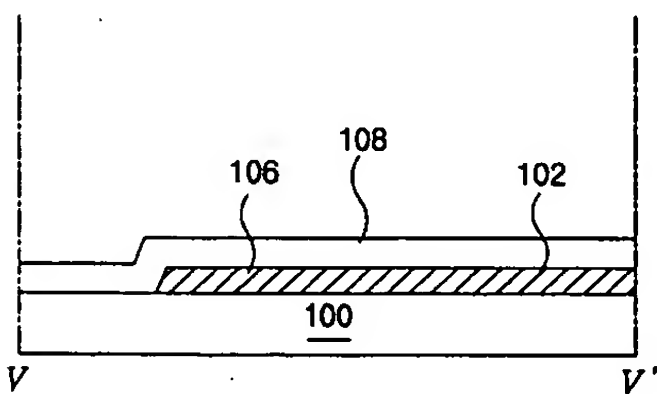
【도 4f】



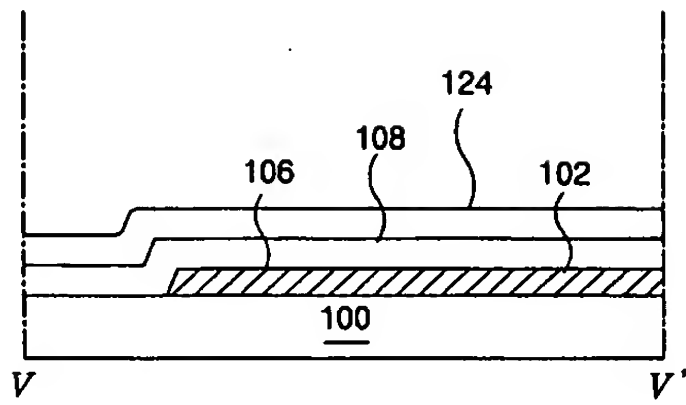
【도 4g】



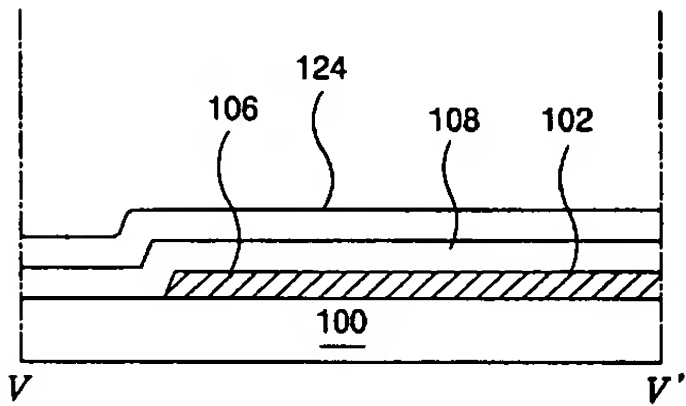
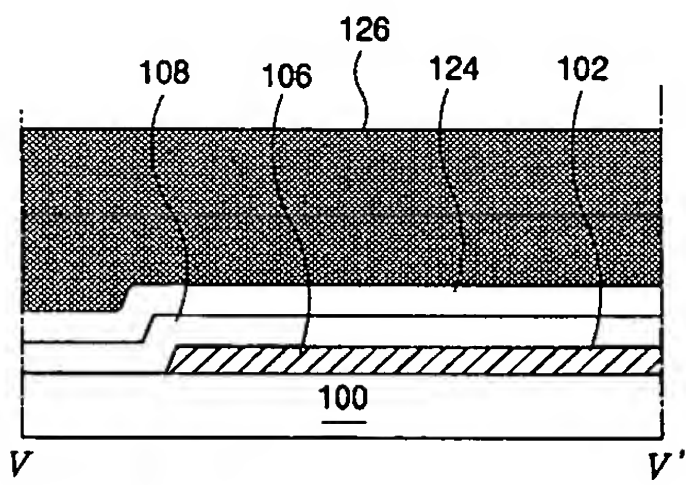
【도 5a】



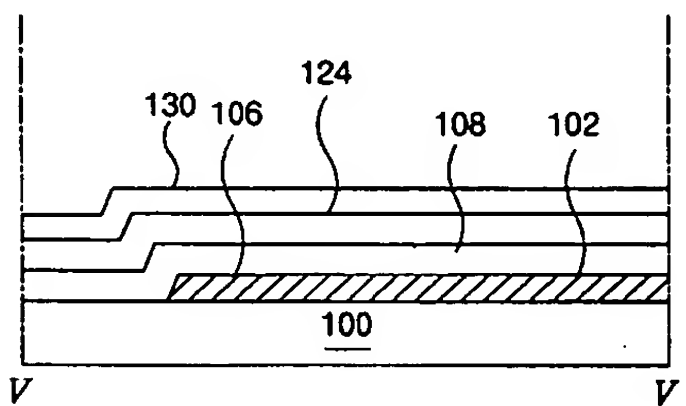
【도 5b】



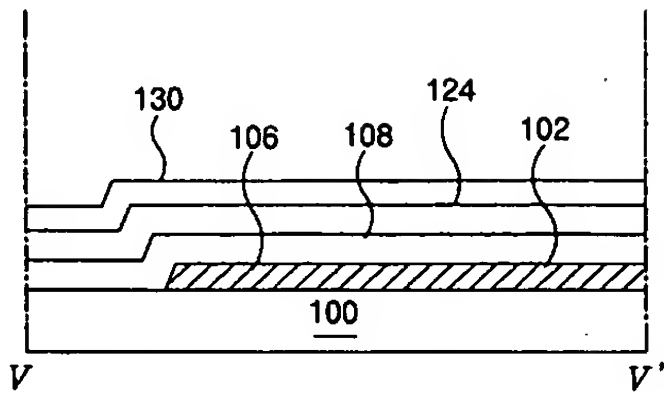
【도 5c】



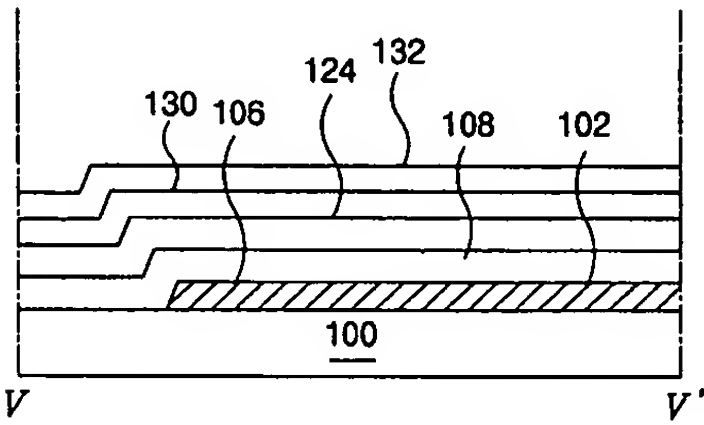
【도 5d】



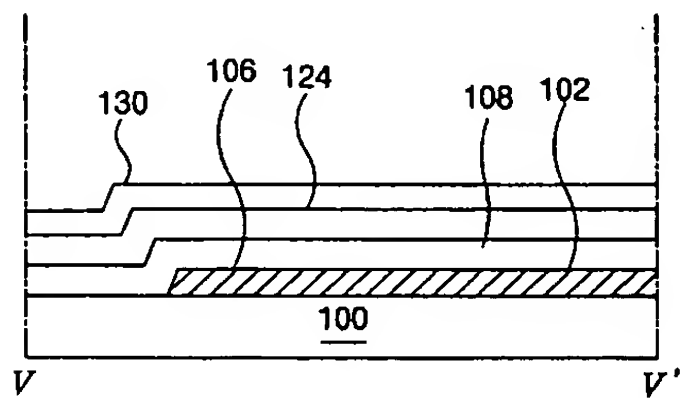
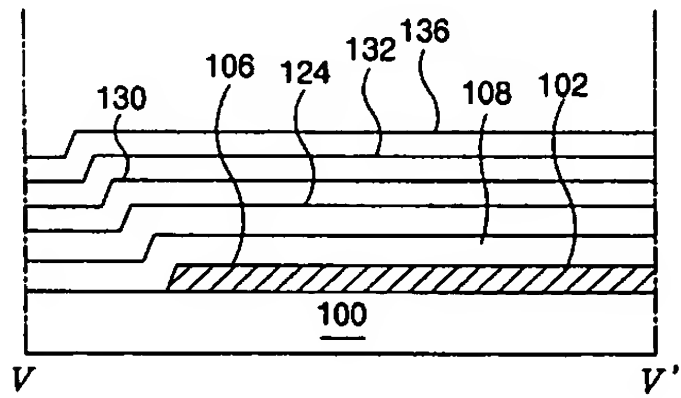
【도 5e】



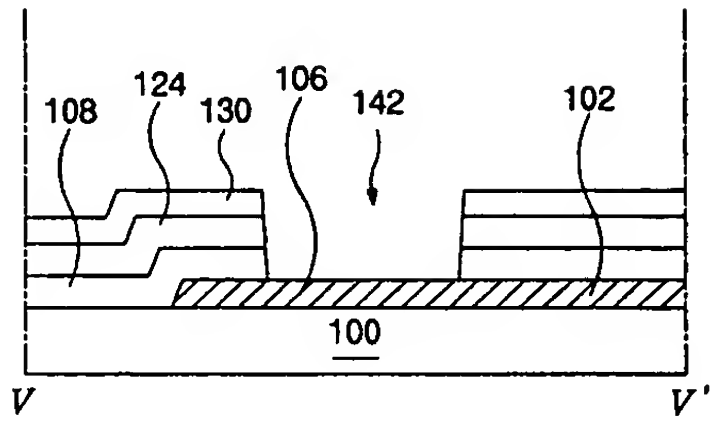
【도 5f】



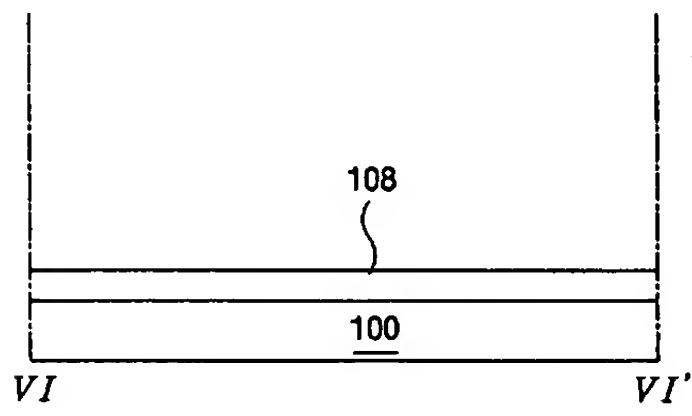
【도 5g】



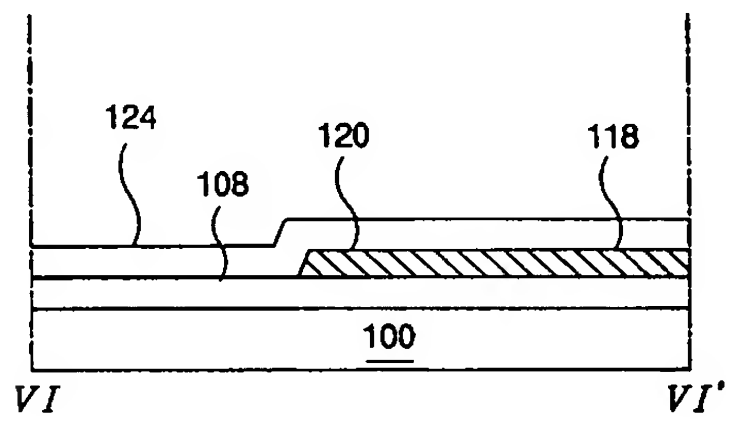
【도 5h】



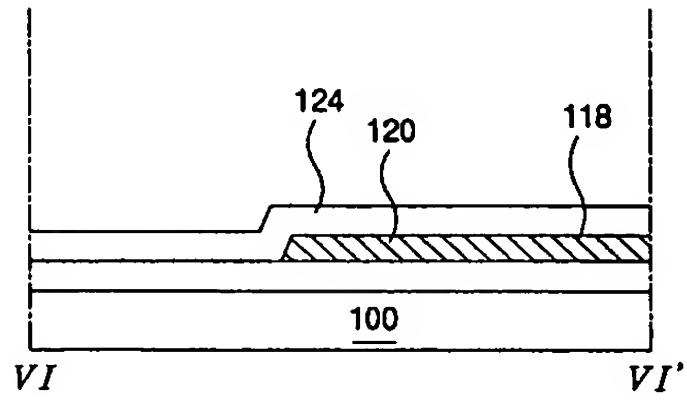
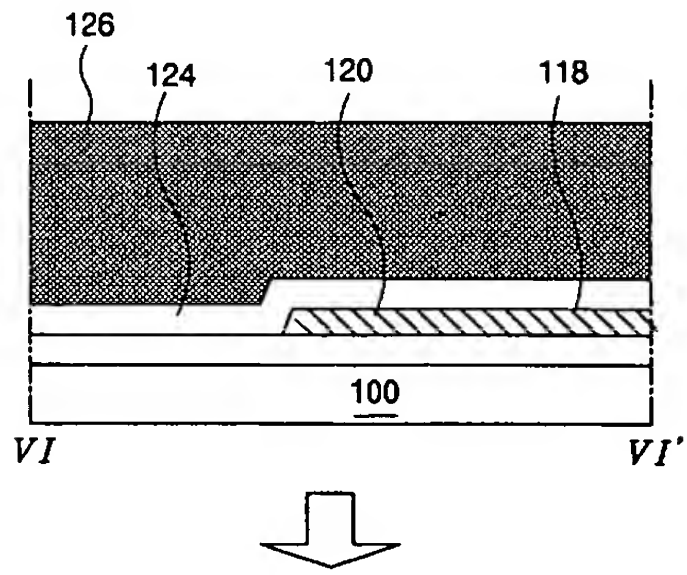
【도 6a】



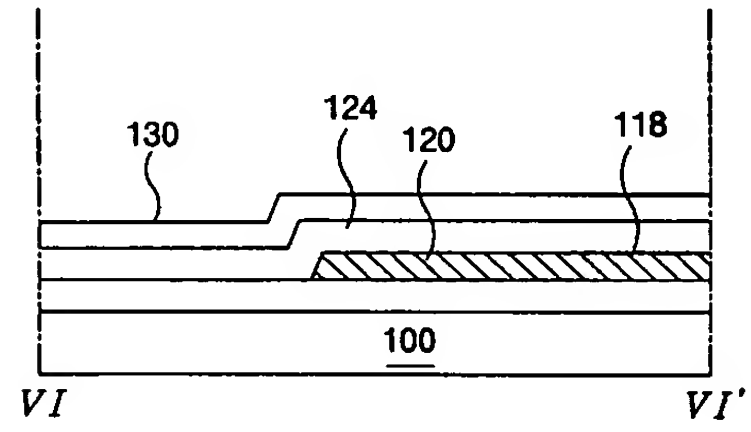
【도 6b】



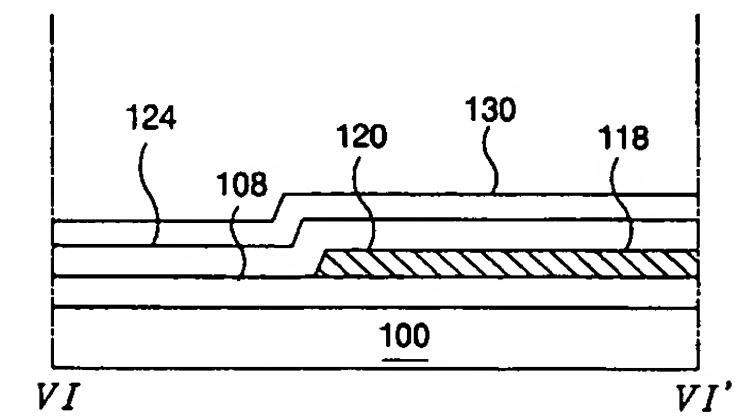
【도 6c】



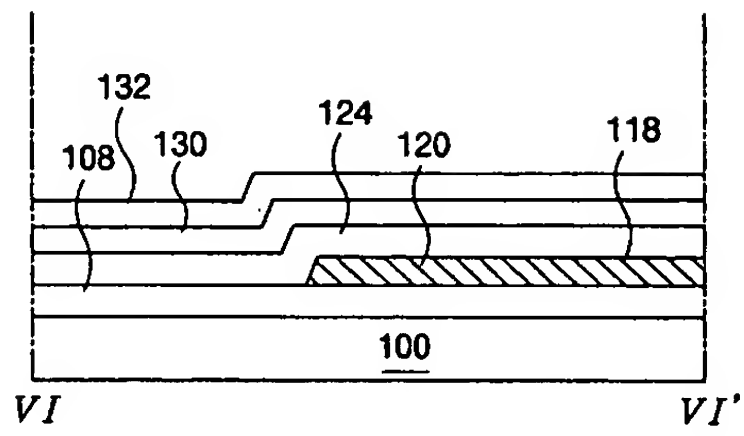
【도 6d】



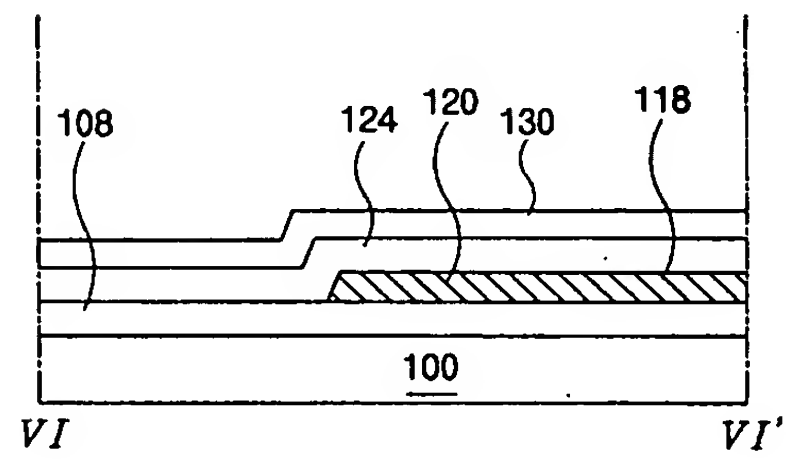
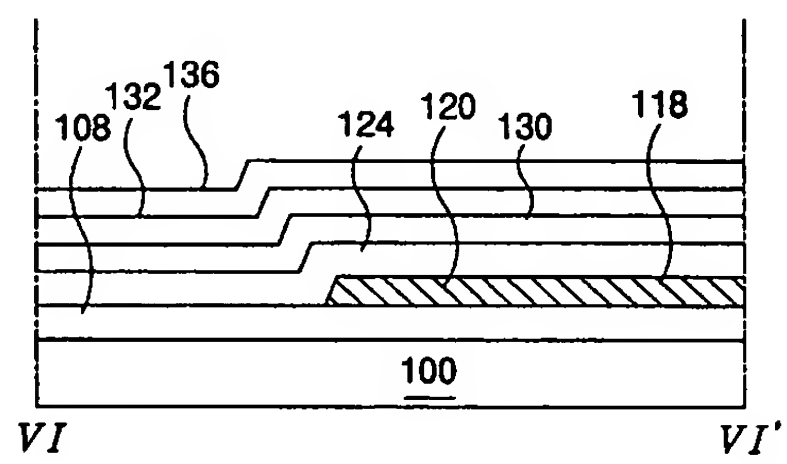
【도 6e】



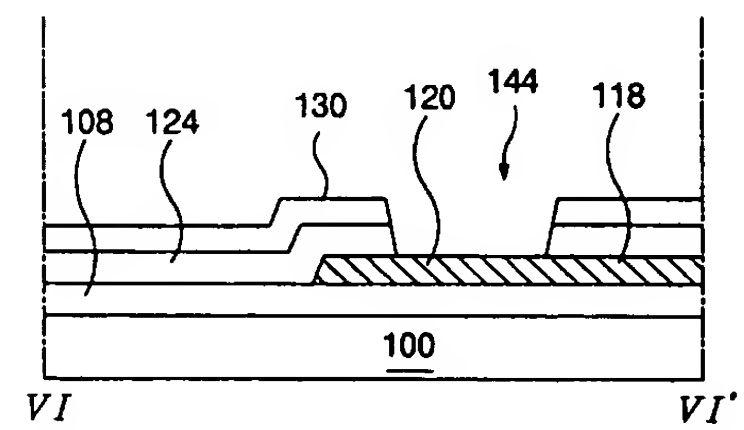
【도 6f】



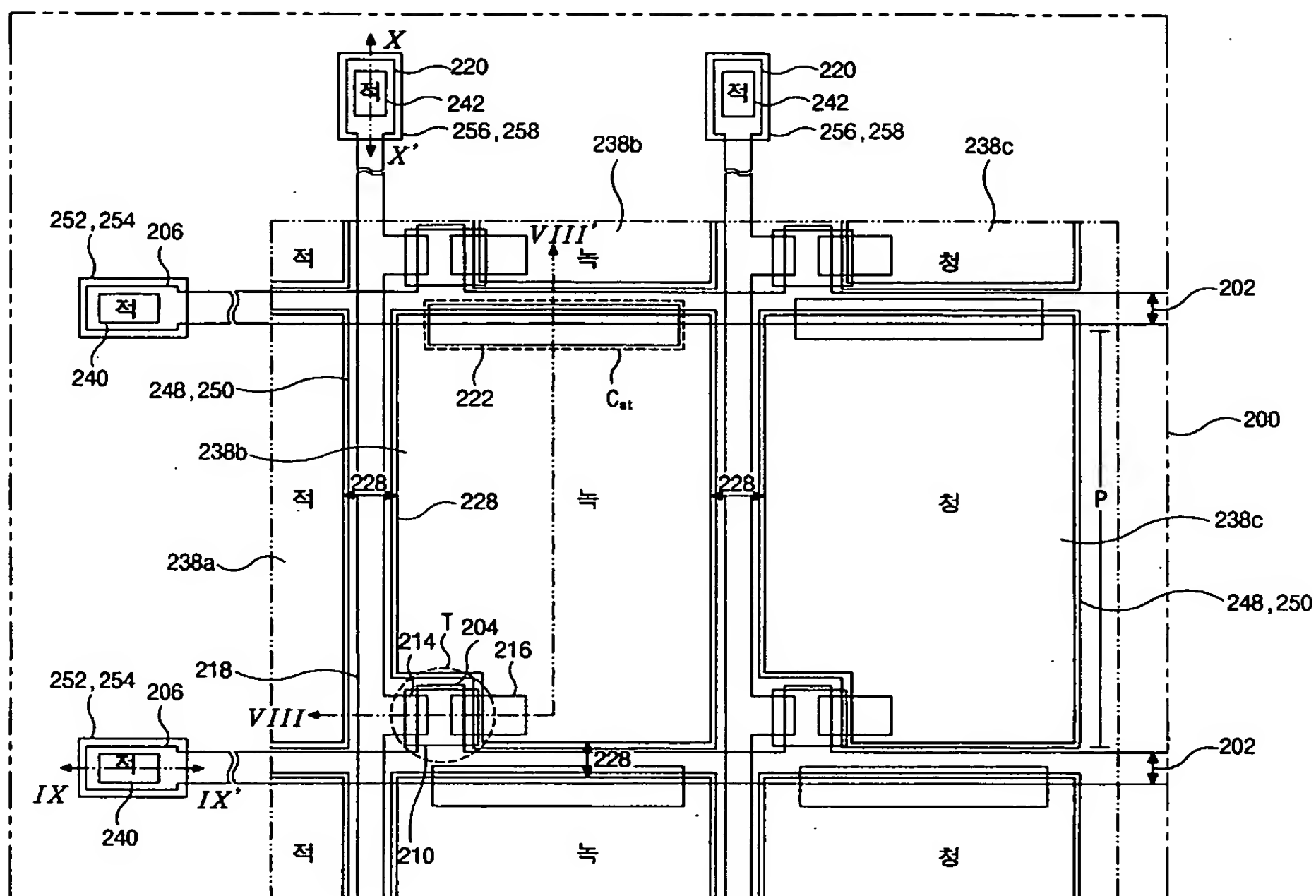
【도 6g】



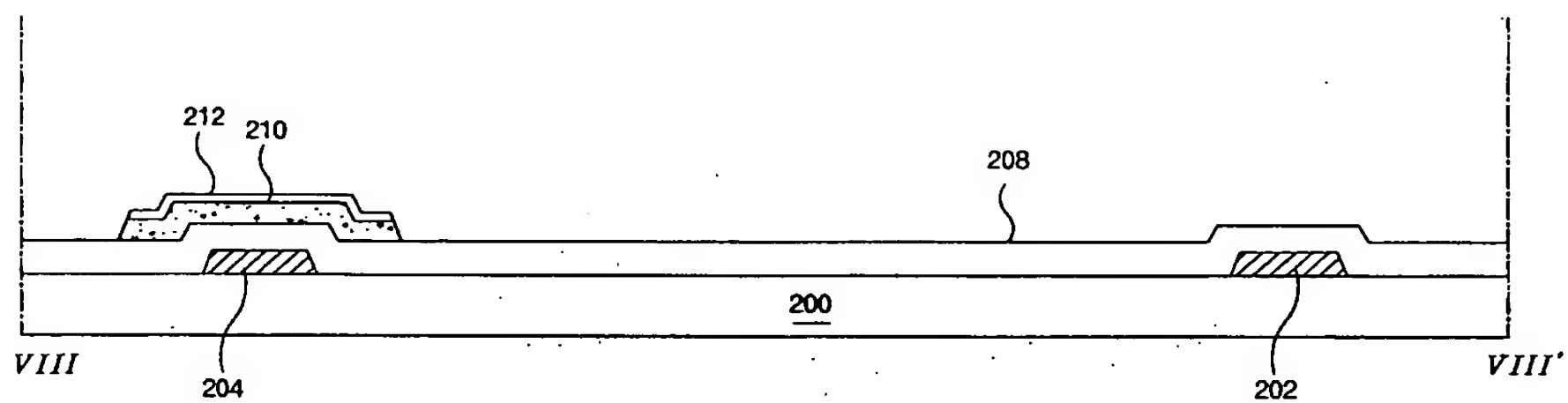
【도 6h】



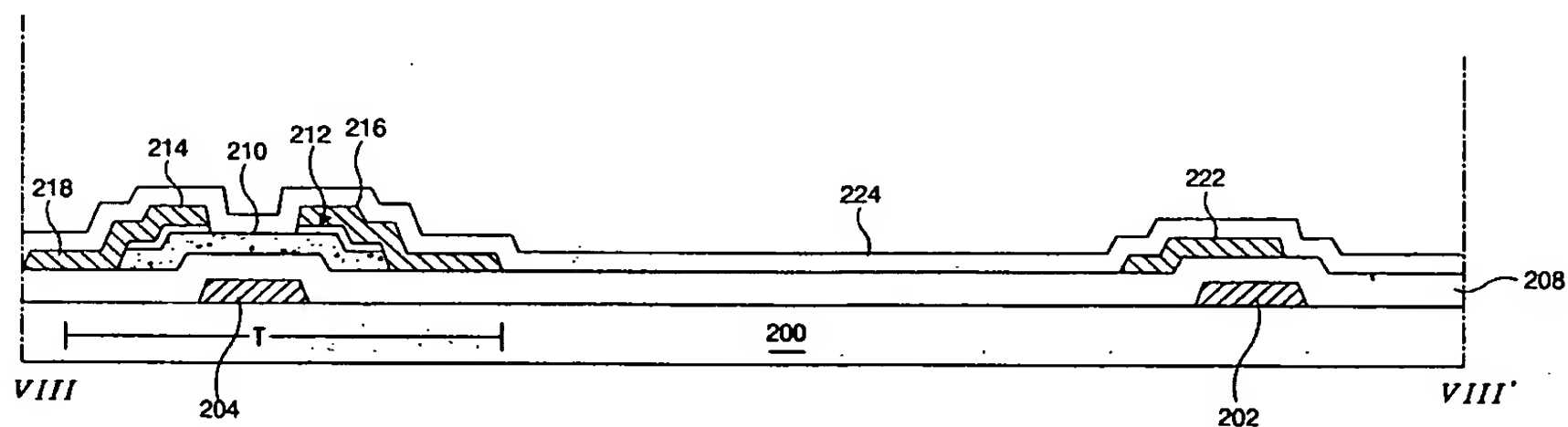
【도 7】



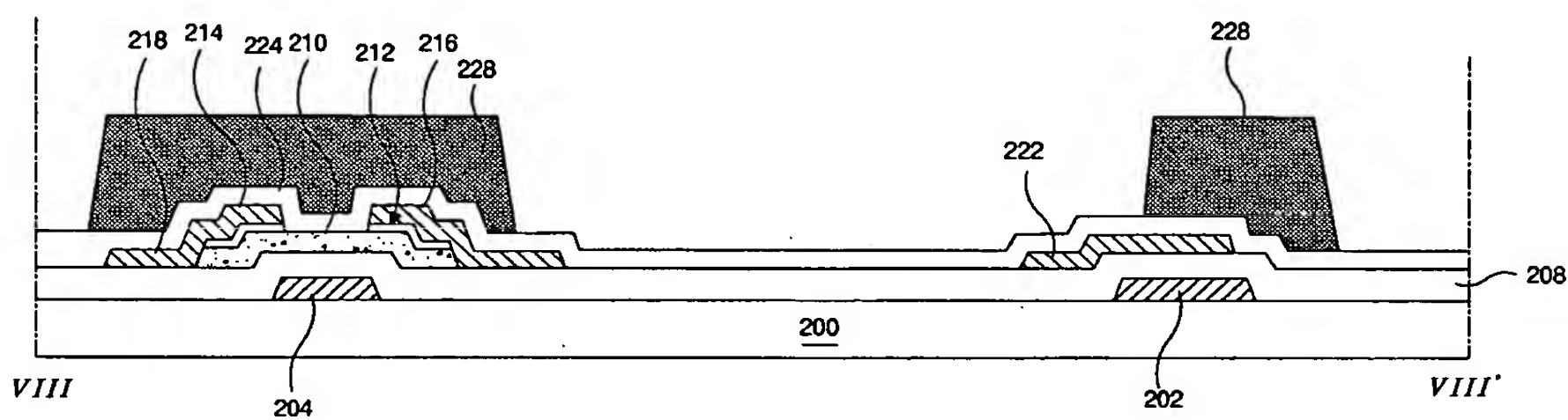
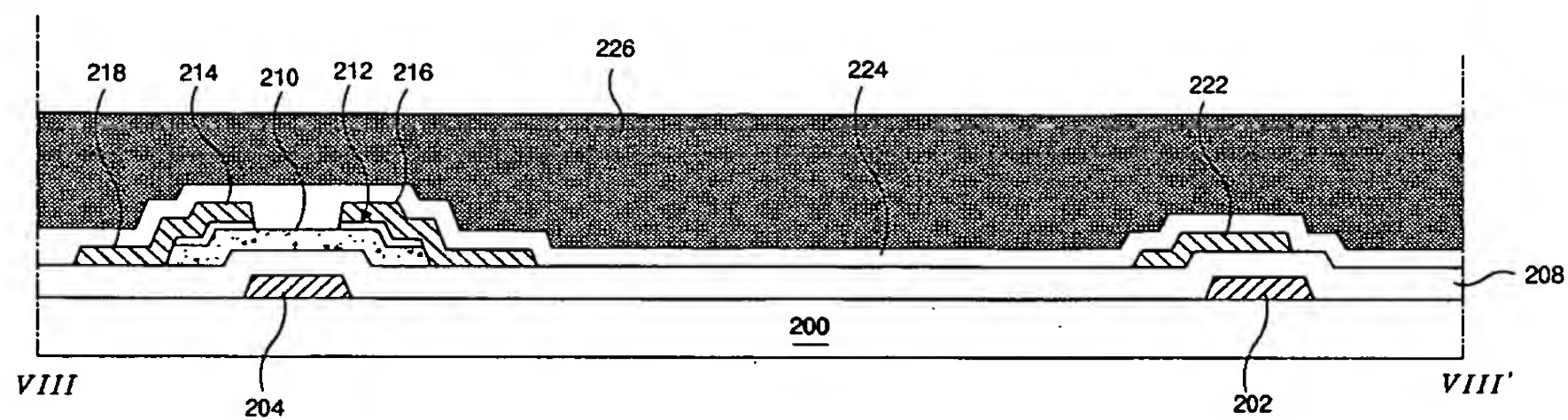
【도 8a】



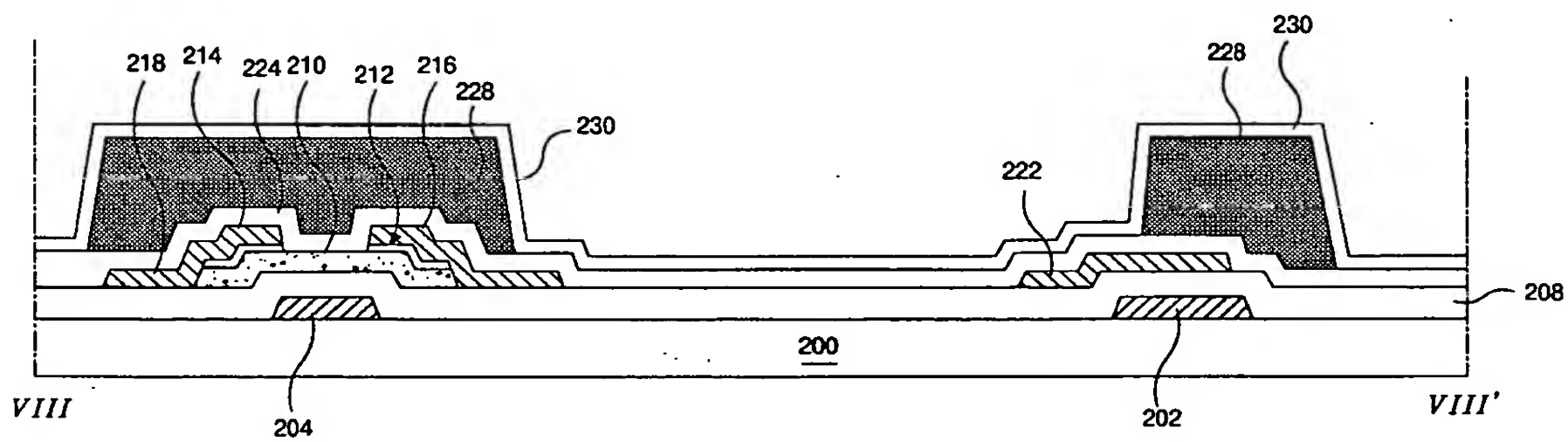
【도 8b】



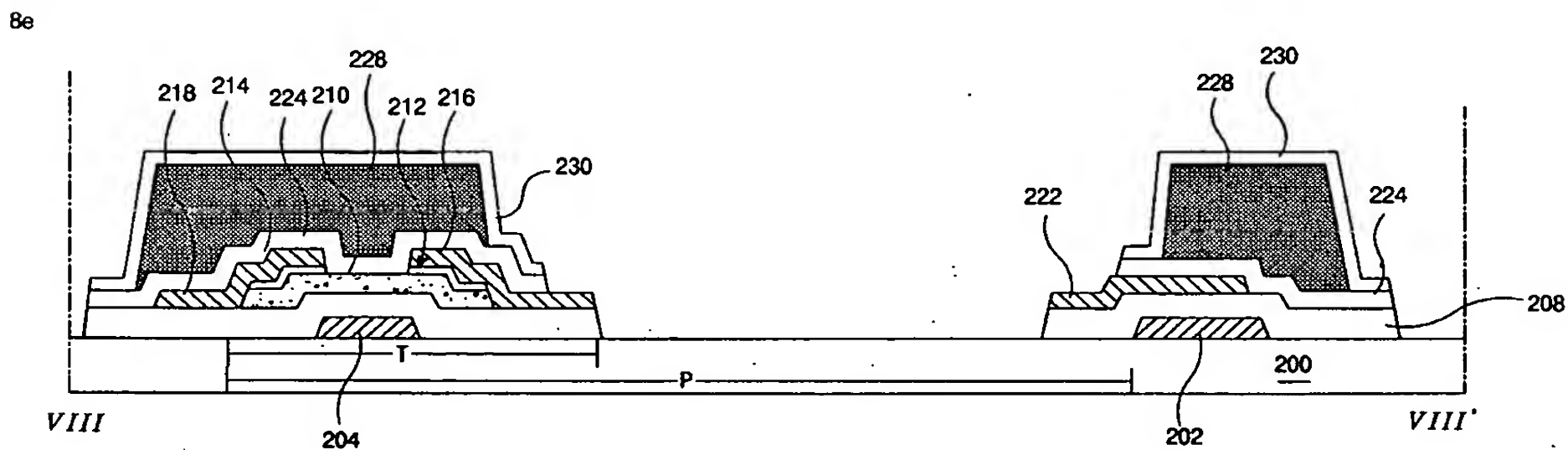
【도 8c】



【도 8d】

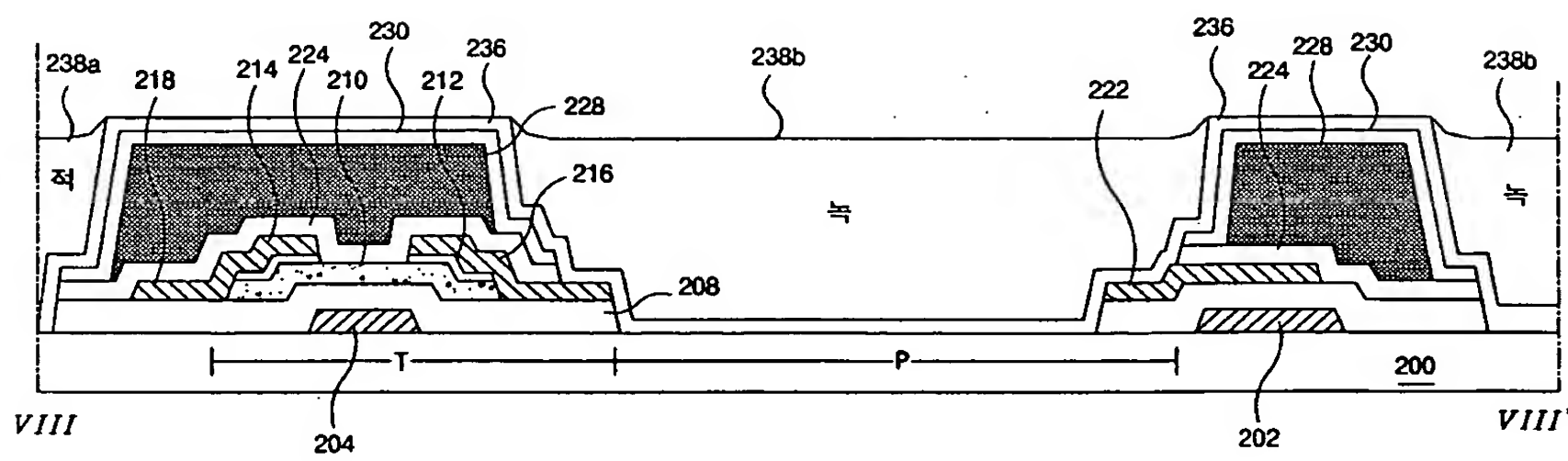


【도 8e】

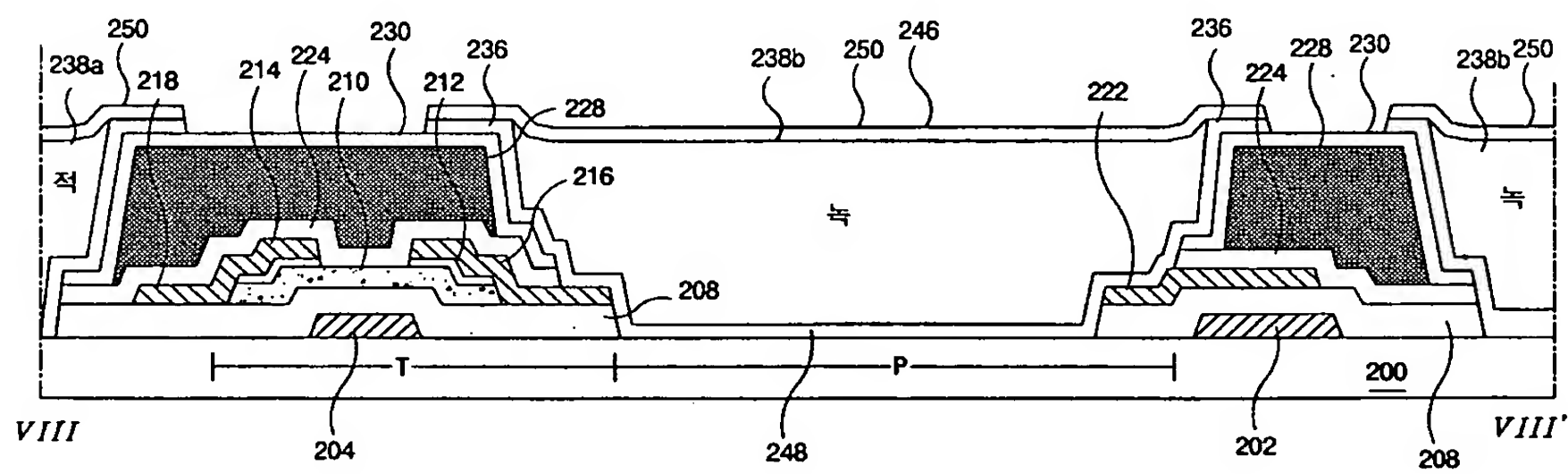
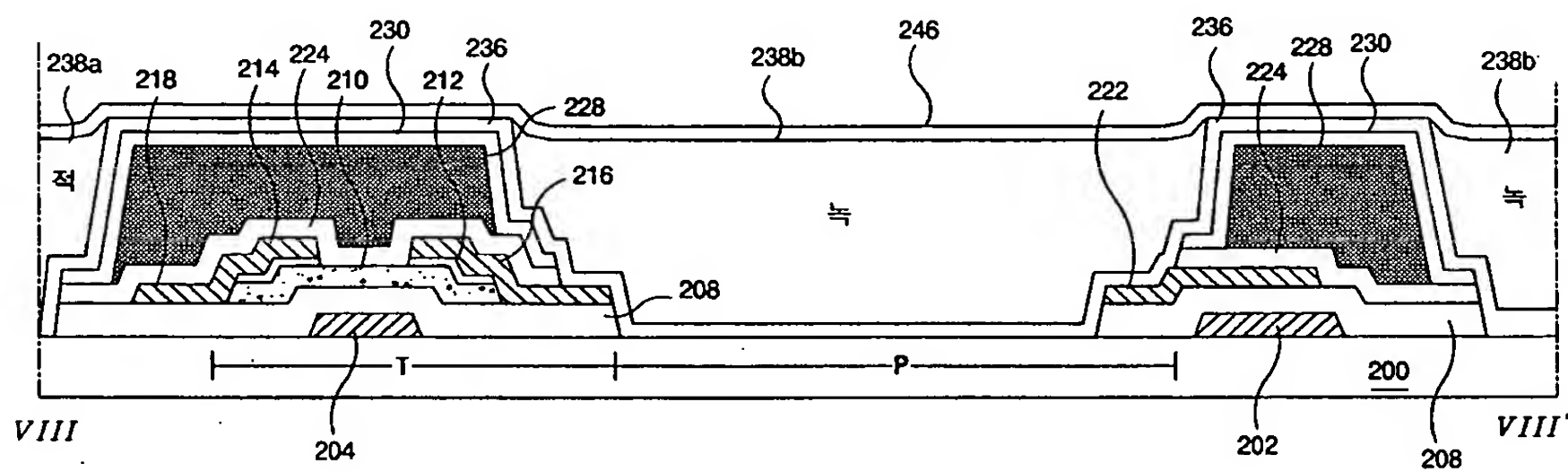




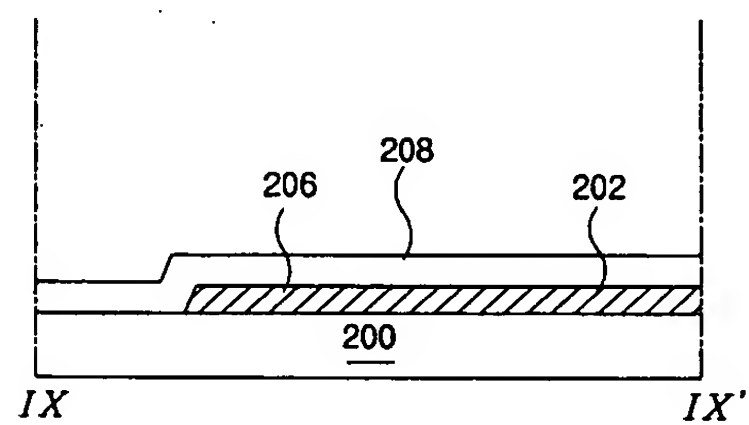
【도 8f】



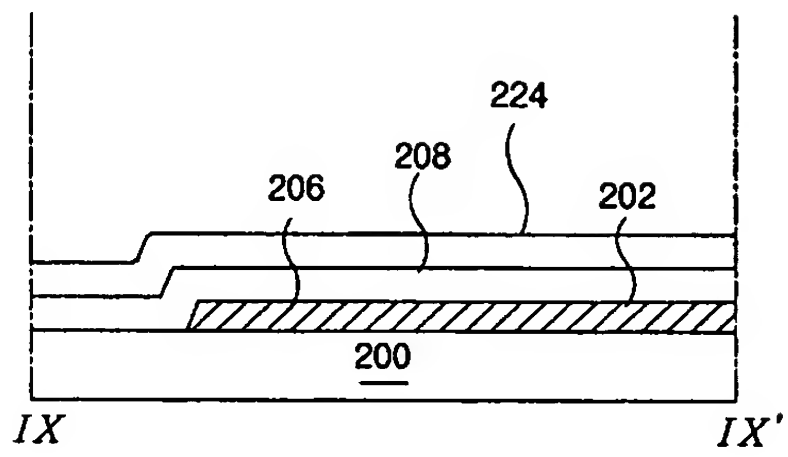
【도 8g】



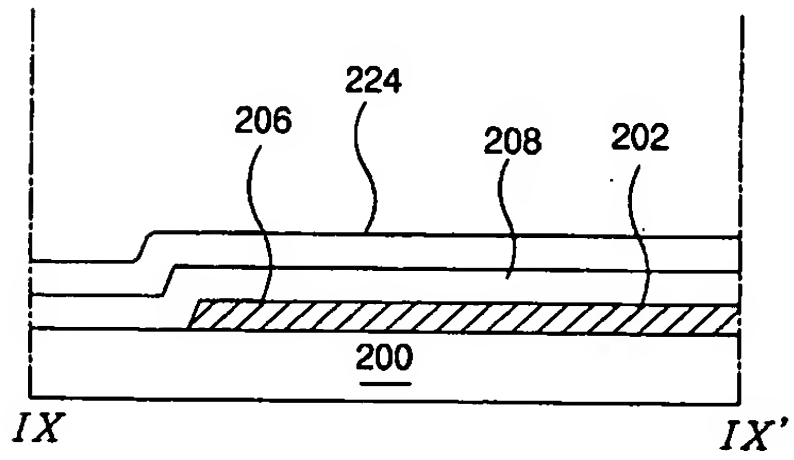
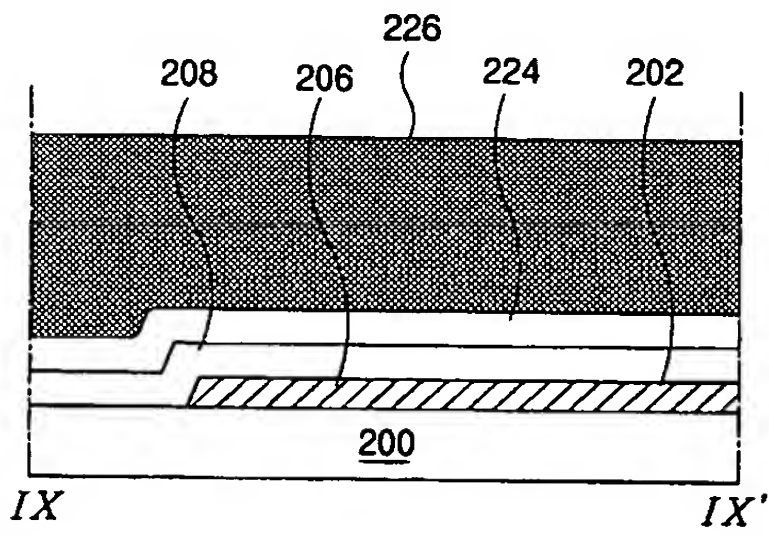
【도 9a】



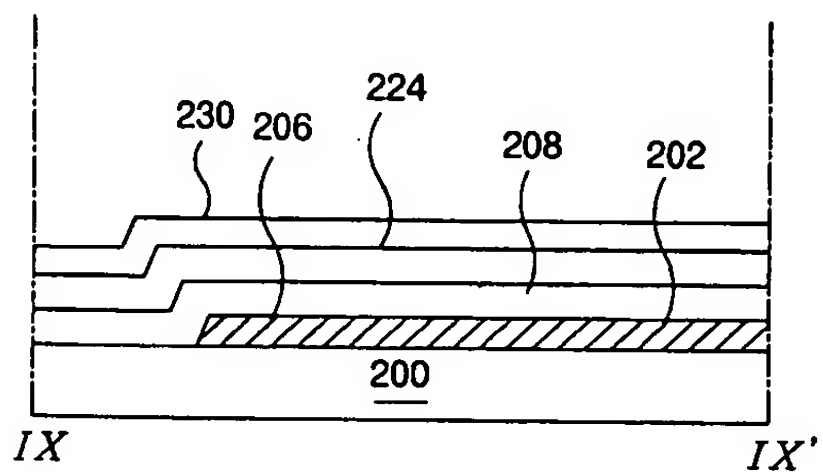
【도 9b】



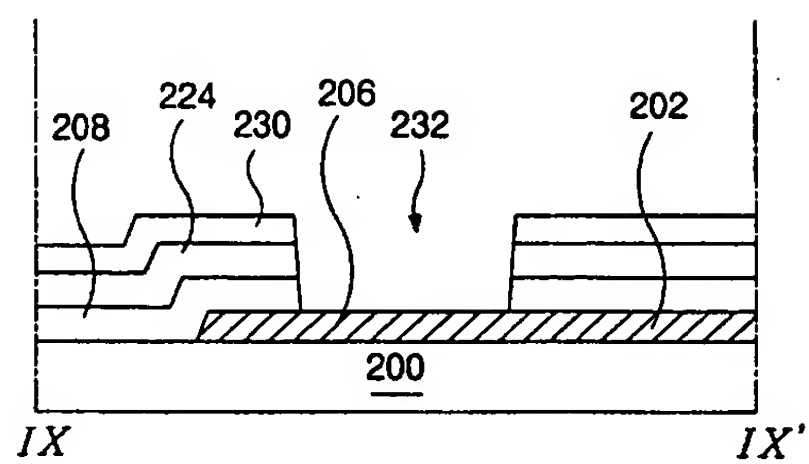
【도 9c】



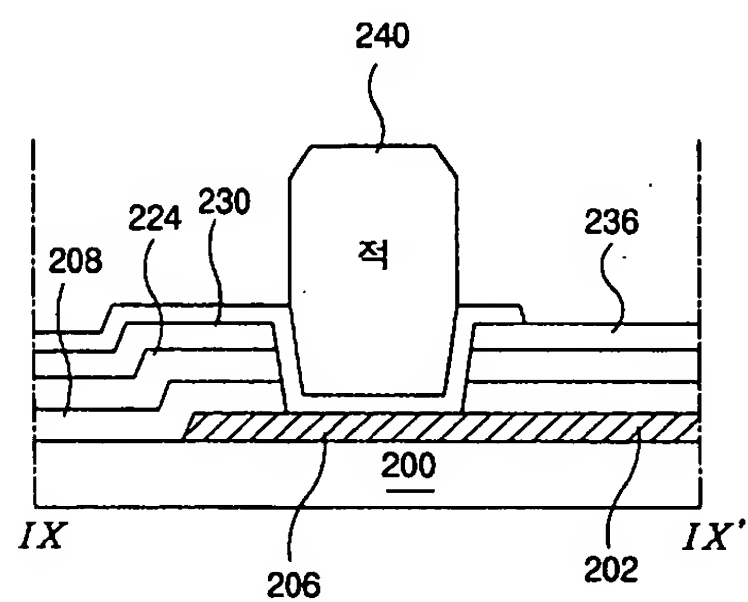
【도 9d】



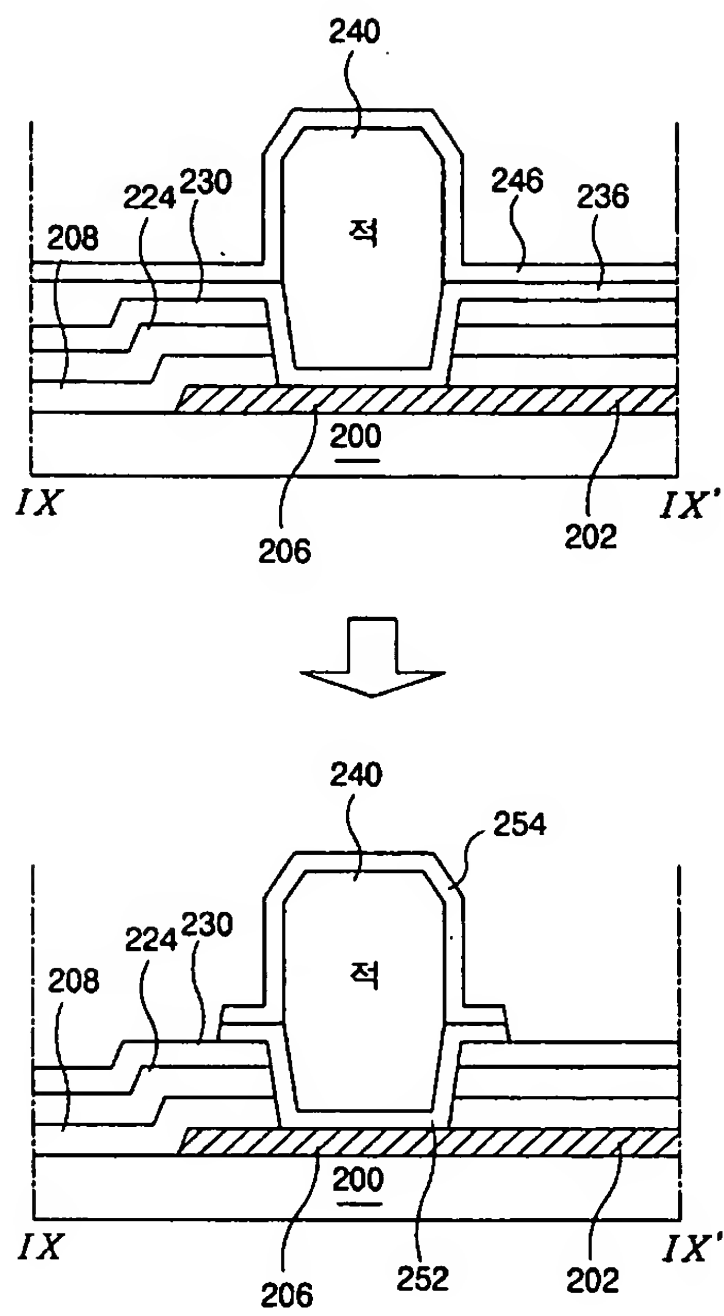
【도 9e】



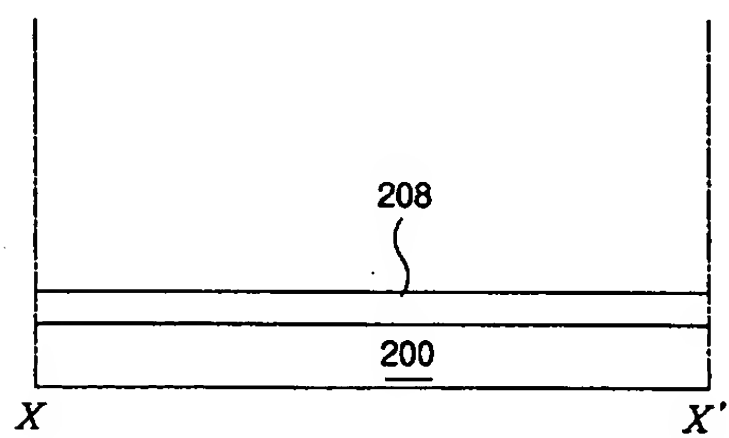
【도 9f】



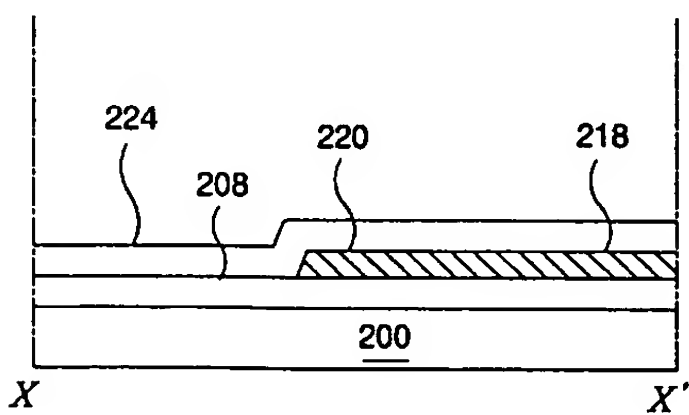
【도 9g】



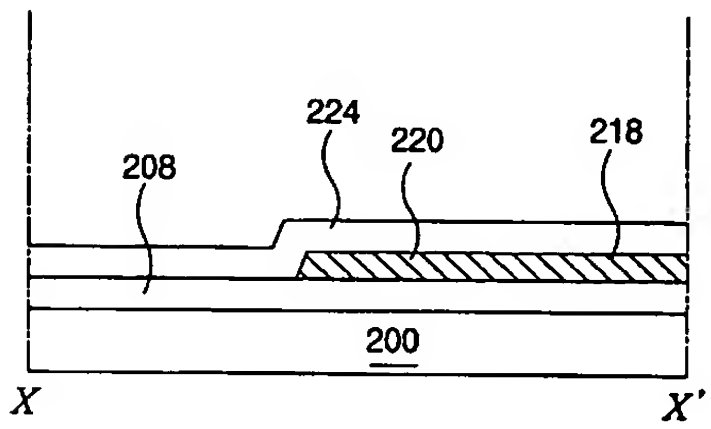
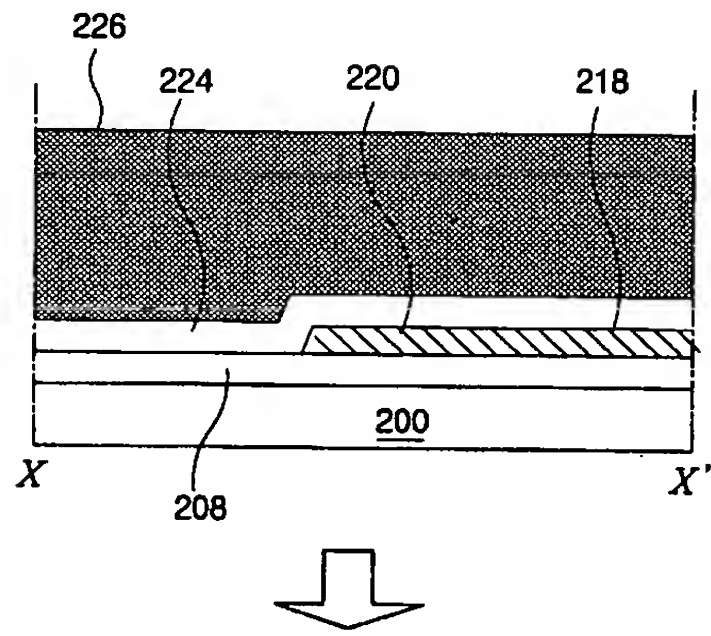
【도 10a】



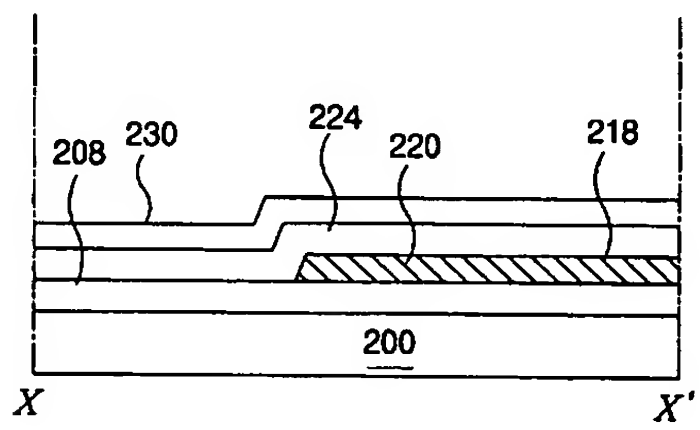
【도 10b】



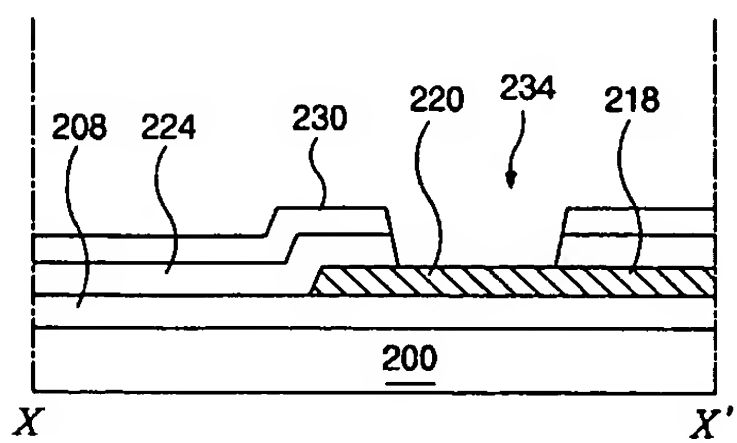
【도 10c】



【도 10d】

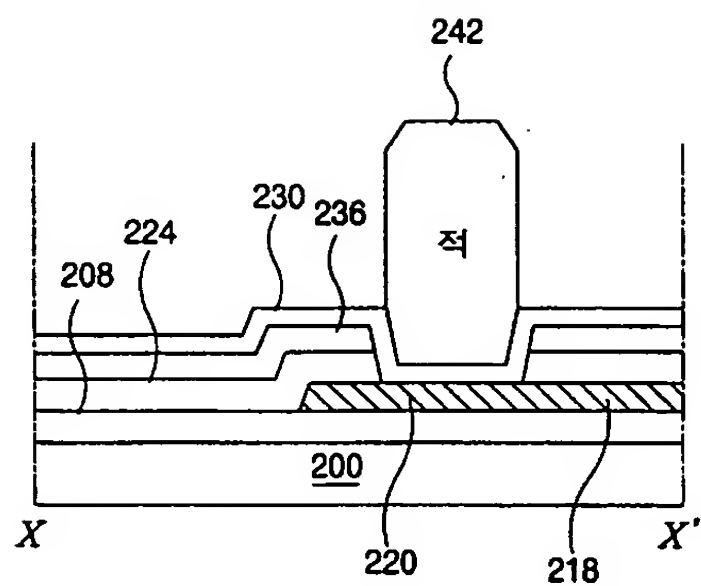


【도 10e】

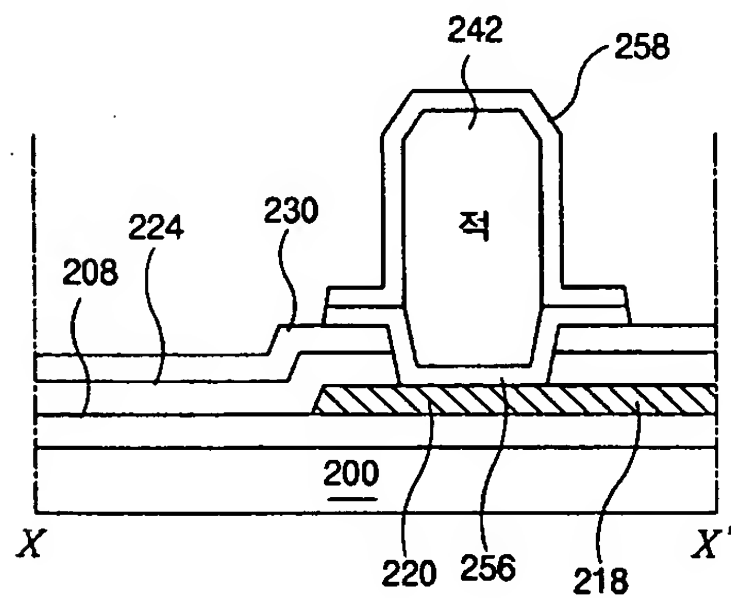
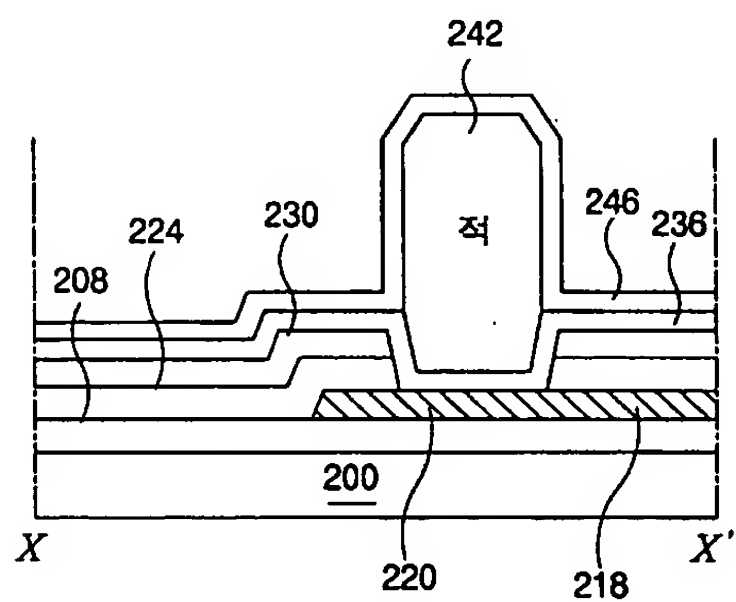




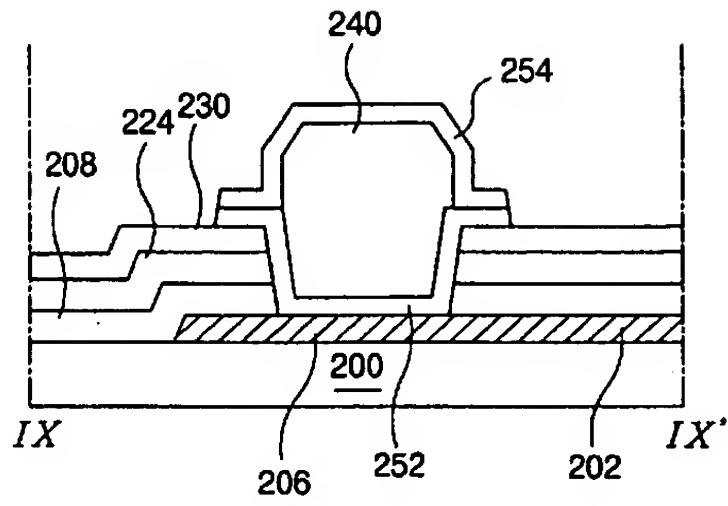
【도 10f】



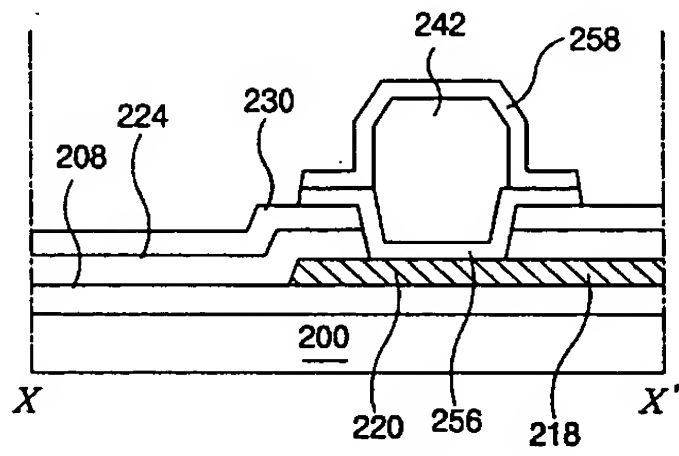
【도 10g】



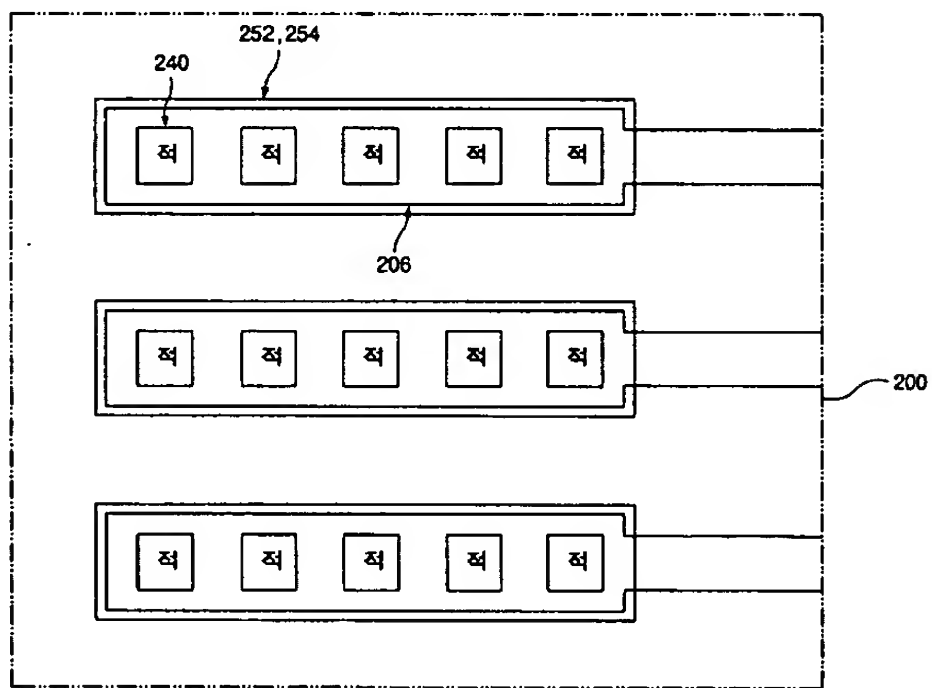
【도 11a】



【도 11b】



【도 12a】



【도 12b】

